

KIT-VR5400-TP

ユーザース・マニュアル

RealTimeEvaluator

改訂履歴

Rev.0.8	1999-7-19	暫定初版
Rev.0.81	1999-7-26	修正
Rev.0.82	1999-8-11	修正:端子マスクについて
Rev.1.00	1999-9-24	正式初版 * ENVコマンドへのパラメータ追加 * cacheinit, cacheflush コマンドの追加

目次

1. はじめに	3
2. ハードウェア仕様.....	4
エミュレーション部	4
ホスト& I F 部	4
3. RTE FOR WIN32の設定.....	5
CHKRTE32.EXEの起動	5
4. 初期設定コマンド.....	6
5. インターフェース仕様.....	8
ピン配置表	8
コネクタの型番	8
配線長	8
基板レイアウト図.....	9
6. 注意事項	10
操作上の注意.....	10
機能上の注意.....	10

1. はじめに

KIT-VR5400-TPは、RTE-200-TPでNEC製のRISCプロセッサ、VR5464, VR5432をインサーキットエミュレーションするためのキットです。

RTE-200-TPのマニュアルと合わせてお読みの上、正しくご使用ください。

本製品には下記のものが付属します。最初に付属品の確認を行なってください。

- ・ RTE for Win32 Set Up Disk
- ・ ユーザズマニュアル (本書)
- ・ ライセンス設定シート

2. ハードウェア仕様

エミュレーション部

対象デバイス	VR5464, VR5432
使用するRTE-TPの形式	RTE-200-TP
エミュレーション機能	
動作周波数	Max:66MHz(Bus Clock)
インターフェース	JTAG/N-Wire
ブレーク機能	
実行アドレスイベントによるブレーク(*2)	1
アクセスイベントによるブレーク設定(*3)	1
S/Wブレークポイント	1 0 0
ステップブレーク	可
マニュアルブレーク	可
トレース機能(*4)	
トレースデータバス	4bit
トレースメモリ	4bit × 128Kword
実行アドレスイベントによるトリガ設定(*2)	1
アクセスイベントによるトリガ設定(*3)	1
トレースディレイ	0 - 1FFFFh
トレースクロック	66MHz(max)
逆アセンブルトレース表示機能	有
ROMエミュレーション機能	
メモリ容量	4M-Byte
アクセスタイム	50nS
エミュレーション可能なROM数	
DIP-32pin-ROM(8bit-ROM)	4 (max)
DIP-40/42pin-ROM(16bit-ROM)	2 (max)
標準16BIT-ROMコネクタ	2 (max)
エミュレーション可能なROMの種類	
DIP-32-ROMプローブ(bit)	1M, 2M, 4M, 8M(27C010/020/040/080)
DIP-40-ROMプローブ(bit)	1M, 2M, 4M(27C1024/2048/4096)
DIP-42-ROMプローブ(bit)	8M, 16M(27C8000/16000)
バス幅指定(bit)	8/16/32
対象ROMの容量(bit)	512K, 1M, 2M, 4M, 8M, 16M *1
端子マスク機能	NMI, INT

*1: 8bit-ROMは8M-bitのROMまでの対応です。

*2: ブレークとトリガ用の実行アドレスイベントは兼用です。

*3: ブレークとトリガ用のアクセスイベントは兼用です。

*4: トレース中は、実行速度が低下します。

ホスト&I/F部

項目	内容
対象ホストマシン	PC-98シリーズ DOS/V機
ディバग्ガ	GHS-Multi, PARTNER/Win (Windows95/98/NT)
インターフェース	PCカード Type2(PCMCIA Ver2.1/JEIDA Ver4.2以上) PC98(CI ^ス), PCAT(ISA ^ス , PCI ^ス), LAN-BOX
電源	A C アダプタ (in :100V out :+5V, 2A)

3. RTE for WIN32の設定

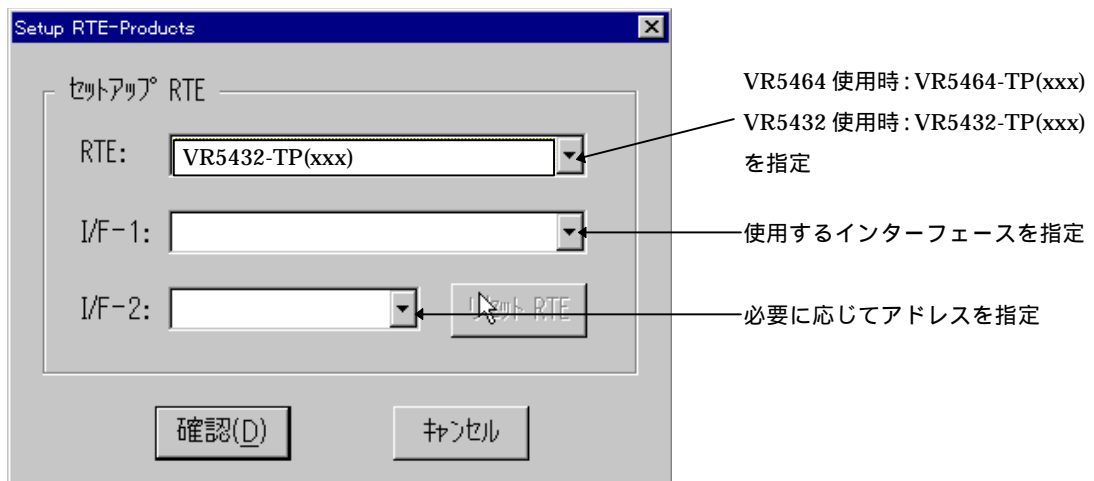
『RTE for WIN32』の設定について説明します。

ChkRTE32.exeの起動

ユーザシステムとの接続を完了し、全ての機器の電源が投入された状態でChkRTE32.exeを起動してください。ChkRTE32.exeは、新規に設置した時、最初に1回、必ず起動してRTEの環境設定を実施してください。

< RTEの選択 >

ChkRTE32.exeのSetupダイアログに対して次のように設定してください。



< 機能テスト >

ユーザシステムとの接続が正しく行われ、デバッグ可能な状態になっている場合、機能テストを実施すると、正常終了時に下記のダイアログが表示されます。この状態になれば、デバッガからの制御が可能です。



途中でエラーになる場合は、N-Wireケーブルの接続が正しくできていないので、接続を確認してください。



CHKRTE32.EXEの機能テストは、RTE-200-TPとユーザシステムが接続され、電源が入っている状態で行ってください。

4. 初期設定コマンド

デバッグを開始する前に、初期設定が必要です。以下では内部コマンドを用いた例です。デバッグ側で設定する方法がある場合には、どちらの方法で設定しても構いません。（内部コマンドの詳細は、付録・A 内部コマンドを参照してください）

envコマンド

[書式]

```
env [[!]auto] [[!]nmi] [[!]int] [jtag{25|12}] [[!]verify] [[!]hispeed]
      [work ADDR]
```

[パラメータ]

[[!]auto: 実行中にブレークポイントを設定した場合一時的にブレークしますが、その後の実行を自動的に行う場合に[Auto], 行わない場合に[!auto]を指定します。

[[!]nmi: NMI端子のマスク指定を指定します。!はマスクしないを意味します。

[[!]int: INTxx端子のマスク指定を指定します。!はマスクしないを意味します。

jtag[12|25]: N-WireのJTAGクロック(12.5MHz|25MHz)指定します。初期値は、rte4win32 Ver4.36以降は、12.5MHz。それ以前は、25MHzです。

[[!]verify: メモリへの書き込み時にリードアウトしてベリファイするかどうか指定します。!はベリファイしないを意味します。

備考: ROMをエミュレーションしている領域に対しても、CPUからアクセス(jread相当)しますので、ダウンロード時のテストにも有効です。但し、処理速度が遅くなります。

[[!]hispeed: メモリへの書き込みにおいて、高速モードを指定します。!でノーマルモードです。

備考: 高速モードの指定は、ROMプローブを接続されていることが条件です。このモードを指定した場合、128バイト以上の連続書き込み時に限り、エミュレーションしているROMに一時的に制御プログラムを配置してフォアグラウンドで実行します。CPUからROMが正しくアクセスできることが必要ですから、ハードウェアのデバッグが完全に完了してからご使用下さい。ノーマルモードは、JTAG経由での書き込みです。

[work ADDR]: キャッシュのクリアや初期化処理を実行する為の領域を指定します。必ず、起動直後にアンキャッシュ上のRAMを指定してください。VR5400では、キャッシュ処理の為にユーザシステム上のRAMが必要です。指定した番地から、128バイトの領域をモニタは破壊的に使用します。

備考: キャッシュ領域へのアクセスにいかない限りこの領域は使用しませんので、アンキャッシュ領域でRAMがアクセスできることを確認した後にキャッシュ領域へのアクセスを行ってください。

[機能]

envコマンドは、エミュレーション環境の設定を行います。設定は変更が必要なパラメータだけを入力ください。入力の順序は任意です。但し、同じパラメータを2回入力した場合は、後から入力した値が有効です。

romコマンド

[書式]

rom [ADDR [LENGTH]] [512k|1m|2m|4m|8m|16m] [rom8|rom16] [bus8|bus16|bus32]
[little|big]

[パラメータ]

ADDR [LENGTH]: エミュレーションする領域を指定します。

ADDR: 開始アドレスを指定します。エミュレートするROMの最下位のアドレス (ROMのバウンダリ) に合致していない場合、エラーになります。

LENGTH: エミュレートするROMのバイト数 (4バイトの境界単位で指定)

512k|1m|2m|4m|8m|16m: エミュレートするROMのBitサイズを指定します。

512K-bitから16M-bitまでのサイズが指定できます。例えば、27C1024の場合は、1Mを指定します。

rom8|rom16: エミュレートするROMのデータビット数を指定します。

8bitと16bitが指定できます。DIP32-ROMケーブルを使用する場合はrom8、DIP-40/42-ROMケーブル、16bit-標準ROMケーブルを使用する場合は、rom16を指定します。

bus8|bus16|bus32: エミュレートするシステムの中でのROMのバスサイズを指定します。8bit, 16bit, 32bitが指定できます。

little|big: romデータのエンディアンを指定します。ダウンロード時、little指定時は、ファイルのバイナリイメージをそのままの形で書き込みます。big指定時は、ROMのバスサイズに応じて、上位バイトと下位バイトのデータを入れ替えて書き込みます。

[機能]

ROMのエミュレーション環境の設定を行います。設定は変更が必要なパラメータだけを入力ください。入力の順序は任意です。但し、同じパラメータを2回入力した場合は、後から入力した値が有効です。初期値は、LENGTH = 0で使用しないになっています。

5. インターフェース仕様

ユーザシステムに用意する制御の為のコネクタの仕様を以下に説明します。

ピン配置表

Pin番号	信号名	入出力 (User Side)	処理 (User Side)
A1	CLKOUT	Output	22-33 シリーズ抵抗 (推奨)
A2	TRCDATA0	Output	22-33 シリーズ抵抗 (推奨)
A3	TRCDATA1	Output	22-33 シリーズ抵抗 (推奨)
A4	TRCDATA2	Output	22-33 シリーズ抵抗 (推奨)
A5	TRCDATA3	Output	22-33 シリーズ抵抗 (推奨)
A6	TRCEND	Output	22-33 シリーズ抵抗 (推奨)
A7	DDI	Input	4.7K-10K プルアップ
A8	DCK	Input	4.7K-10K プルアップ
A9	DMS	Input	4.7K-10K プルアップ
A10	DDO	Output	22-33 シリーズ抵抗 (推奨)
A11	DRST-	Input	オープンまたは、外部回路を通し、ColdReset*へ接続 (TPから負論理のリセット信号を出力します。)
A12	Rmode*/ BkTG10*	Input/Output	4.7K-10K プルアップ
A13	NC.	-----	オープン

Pin番号	信号名	入出力 (User Side)	処理 (User Side)
B1-B10	GND	-----	GNDに接続
B11	NC.	-----	オープン
B12	NC.	-----	オープン
B13	+3.3V	-----	+3.3Vに接続

コネクタの型番

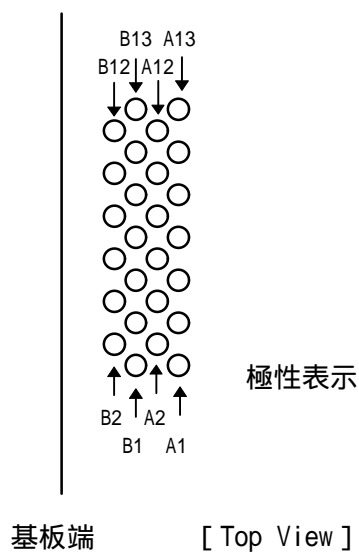
メーカー : KEL
 型番 : 8830E-026-170S (ストレート)
 8830E-026-170L (ライト・アングル)
 8831E-026-170L (ライト・アングル、固定金具付き)

配線長

CPUからコネクタまでの配線は、極力短くなるようにしてください。
 > > 100mm以下を推奨します。

基板レイアウト図

基板上的コネクタの物理的なレイアウトを以下に示します。



注意：実際に配置する場合は、コネクタの寸法資料に基づき、設計してください。

6. 注意事項

KIT-VR5400-TPを使用する時の注意事項を以下にまとめます。

操作上の注意

- 1) 本機の電源が切れている状態で、ユーザシステムの電源を入れしないでください。故障の原因となります。
- 2) 本機は、CPU内部のディバグ制御回路を外部から制御するものです。そのため以下の条件が満たされない場合、正しく動作しません。
 - * ユーザシステムとN-Wireケーブルが接続されていること。
 - * ユーザシステムの電源が投入され、CPUが正しく動作できる状態にあること。

機能上の注意

- 1) リアルタイムトレースの逆アセンブル表示は、CPUからの分岐情報をもとに、トレース表示のコマンドを発行した時点でメモリの内容を読み出して行っています。その結果、ユーザシステムのRAM上に配置されたプログラムの逆アセンブル表示は、実行後に変更（暴走等による誤った書き込みを含む）された場合、正しくありません。また、以下の機能的な制限があります。
 - a . 分岐情報に誤りがあった場合、正しく解析表示することはできません。