

RTE-100-TP

ハードウェア・ユーザズ・マニュアル

RealTimeEvaluator

改訂履歴

Rev. 1.0	1999-4-26	初版
Rev. 1.01	1999-7-19	修正：11章 インターフェース仕様

目次

1 . はじめに.....	3
2 . 主な特徴.....	4
3 . ハードウェア仕様.....	5
エミュレーション部	5
ホスト& I F 部	5
4 . システム構成.....	6
5 . 各部の名称と働き.....	7
6 . 設置手順.....	9
7 . ユーザシステムとの接続.....	10
N-WIREケーブルの接続.....	10
ROMプロープの接続.....	10
DIP-32-ROMプロープについて.....	10
8 . 電源投入/切断順序.....	11
電源投入順序	11
電源切断順序	11
9 . RTE FOR WIN32の設定.....	12
CHKRTE32.EXEの起動	12
10 . 初期設定コマンド.....	13
ENVコマンド.....	13
ROMコマンド.....	14
11 . インターフェース仕様.....	15
ピン配置表	15
コネクタの型番	15
配線長	15
基板レイアウト図.....	16
12 . EXTコネクタ.....	17
13 . ROMプロープの仕様.....	18
DIP-32-ROMプロープ.....	18
DIP-40-ROMプロープ.....	19
DIP-42-ROMプロープ.....	19
標準16BIT-ROMプロープ.....	20
APPENDIX-A ROMプロープの外形寸法図.....	22
DIP-32ROMプロープ	22
DIP-40/42ROMプロープ.....	22
標準16BIT-ROMプロープ	23

1. はじめに

RTE-100-TPは、NEC製のDCUを搭載したプロセッサ用のインサーキットエミュレータです。プロセッサ内部に搭載したディバグ用の制御回路(DCU)を外部から制御するプロセッサオンボード方式で、透過性の高いエミュレーション機能を提供します。

ディバグは、Windows95/98の環境で動作するGHS社のMultiと自社製のPARTNERを用意し、ホストシステムとして、PC98シリーズまたはDOS/V機が使用できます。

ホストシステムとRTE-100-TPとの接続は、専用のPCMCIA カードやバス用のホストカード、LAN-BOX等を環境に応じて使用できます。

本製品には下記のものが付属します。最初に付属品の確認を行なってください。

- | | |
|------------------------|----|
| 1. RTE-100-TP本体 | 1個 |
| 2. ユーザーズマニュアル(共通部) | 1冊 |
| 3. N-Wireケーブル | 1 |
| 4. 電源(RTE-PS01:+5V 2A) | 1個 |

以下は本製品を使用する上で必要なものですが、標準付属品ではありません。

- | | |
|----------------|---------|
| 5. KIT-xxxx-TP | 1式 <必要> |
|----------------|---------|

対象プロセッサに依存したキットです。以下が含まれます。

- ・ RTE for Win32 Set Up Disk
- ・ ユーザーズマニュアル(依存部)
- ・ ライセンス設定シート

- | | |
|-------------------|-----------------|
| 6. ROMエミュレータ用プローブ | <必要に応じてご用意ください> |
|-------------------|-----------------|

以下の4種類のプローブが用意されています。

- ・ DIP-32-ROMプローブ
- ・ DIP-40-ROMプローブ
- ・ DIP-42-ROMプローブ
- ・ 標準16bit-ROMプローブ

- | | |
|-----------------|-------------|
| 7. ホスト・インターフェース | <いずれか1種が必要> |
|-----------------|-------------|

以下のいずれかが必要です。

- ・ PC Card用インターフェイス
- ・ PC98 DeskTopPC 用インターフェイス
- ・ DOS/V DeskTopPC ISAバス用インターフェイス
- ・ DOS/V DeskTopPC PCIバス用インターフェイス
- ・ LAN-BOX

- | | |
|-----------|------|
| 8. ディバ`ガ` | <選択> |
|-----------|------|

- ・ GHS Multi
- ・ PARTNER/Win

2. 主な特徴

高級言語ディバग्ガ

Multi、及びPARTNERは共に、プログラム実行、ブレークポイントの設定、変数のインスペクト等の操作が全てソース上で行える高機能な高級言語ディバग्ガです。

容易な接続

ユーザシステムは指定したコネクタを用意して頂くだけで、プロセッサを基板に実装した状態で、従来のインサーキットエミュレータと同等のディバग्ガ機能を提供します。

透過性の高いエミュレーション機能

プロセッサに搭載されたディバग्ガ用の制御回路(DCU)を外部から制御する方式を用いることで、電気的なインターフェース上の問題を一扫した、透過性の高いエミュレーション機能が提供されます。

ROMエミュレーション機能

4Mバイトまでのエミュレーションメモリを搭載し、ROMをエミュレーションします。32ピンから42ピンまでのパッケージに対応したROMプローブと、フラッシュROMを搭載したシステムの用の、標準16bit-ROMケーブルが用意されています。(プローブは、全てオプションです)

リアルタイムトレース機能

組み込みシステムのディバग्ガで重宝するリアルタイムトレース機能を搭載しています。この機能は、N-Wireの仕様に合致したトレース情報をメモリに取り込む手法を用い、トレースクロックとして、66MHzまでの周波数に対応します。

ホストとの通信は専用のカードまたは、LAN-BOXを使用

4種のカードとLAN-BOXを用意しています。

- ・PCカードはPCMCIA Ver2.1/JEIDA Ver4.2で規定されているType-2カードでノートPC用
- ・ホストカードはPC98のCバス、DOS/V機のISAまたは、PCIバスを装備しているデスクトップ用
- ・LAN-BOXは、LAN経由で接続するもので、10Base-Tのインターフェース

3. ハードウェア仕様

エミュレーション部

対象デバイス	*1
エミュレーション機能	
動作周波数	プロセッサに依存
インターフェース	JTAG/N-Wire
ブレーク機能	
H/Wブレークポイント(実行アドレス)	プロセッサに依存
S/Wブレークポイント	100
アクセスイベントによるブレーク設定	プロセッサに依存
ステップブレーク	可
マニュアルブレーク	可
トレース機能	
トレースデータバス	4bit
トレースメモリ	4bit x 128Kword
実行アドレスによるトリガ設定	プロセッサに依存
実行アドレスによる開始条件設定	プロセッサに依存
実行アドレスによる停止条件設定	プロセッサに依存
トレースディレイ	0 - 1FFFFh
トレースクロック	66MHz(max)
データトレース条件	プロセッサに依存
逆センブルトレース表示機能	プロセッサに依存
ROMエミュレーション機能	
メモリ容量	4M-Byte
アクセスタイム	50nS
エミュレーション可能なROM数	
DIP-32pin-ROM(8bit-ROM)	4(max)
DIP-40/42pin-ROM(16bit-ROM)	2(max)
標準16BIT-ROMコネクタ	2(max)
エミュレーション可能なROMの種類	
DIP-32-ROMプローブ(bit)	1M,2M,4M,8M(27C010/020/040/080)
DIP-40-ROMプローブ(bit)	1M,2M,4M(27C1024/2048/4096)
DIP-42-ROMプローブ(bit)	8M,16M(27C8000/16000)
バス幅指定(bit)	8/16/32
対象ROMの容量(bit)	512K,1M,2M,4M,8M,16M *2
端子マスク機能*2	プロセッサに依存

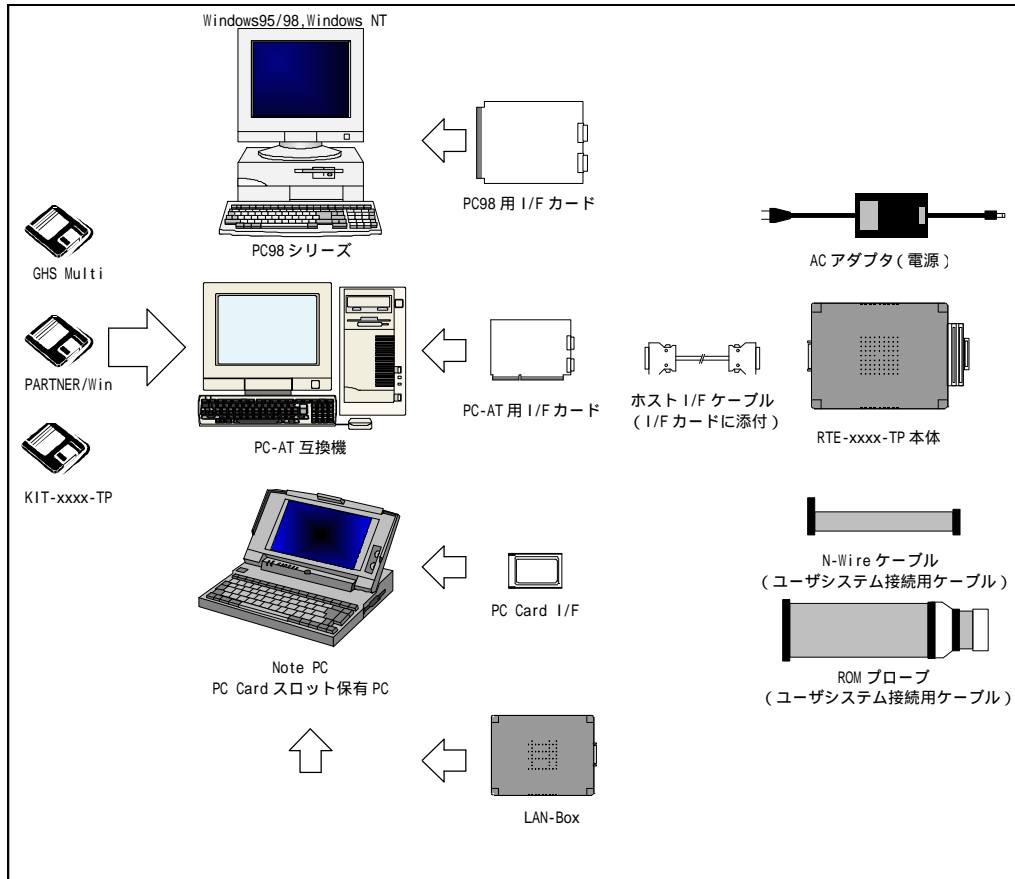
注意：*1:対象プロセッサは、KIT-xxxx-TPが本体として、RTE-100-TPを指定したものになります。本体の種類は複数種用意されますので、将来のプロセッサが本製品で対象になる保証はありません。
*2:8bit-ROMは8M-bitのROMまでの対応です。

ホスト&IF部

項目	内容
対象ホストマシン	PC-98シリーズ DOS/V機
ディバッガ	GHS-Multi,PARTNER/Win (Windows95/98/NT)
インターフェース	PCカード Type2(PCMCIA Ver2.1/JEIDA Ver4.2以上) PC98(CA`ス),PCAT(ISAI`ス,PCII`ス),LAN-BOX
電源	A Cアダプタ (in :100V out :+5V,2A)

4 . システム構成

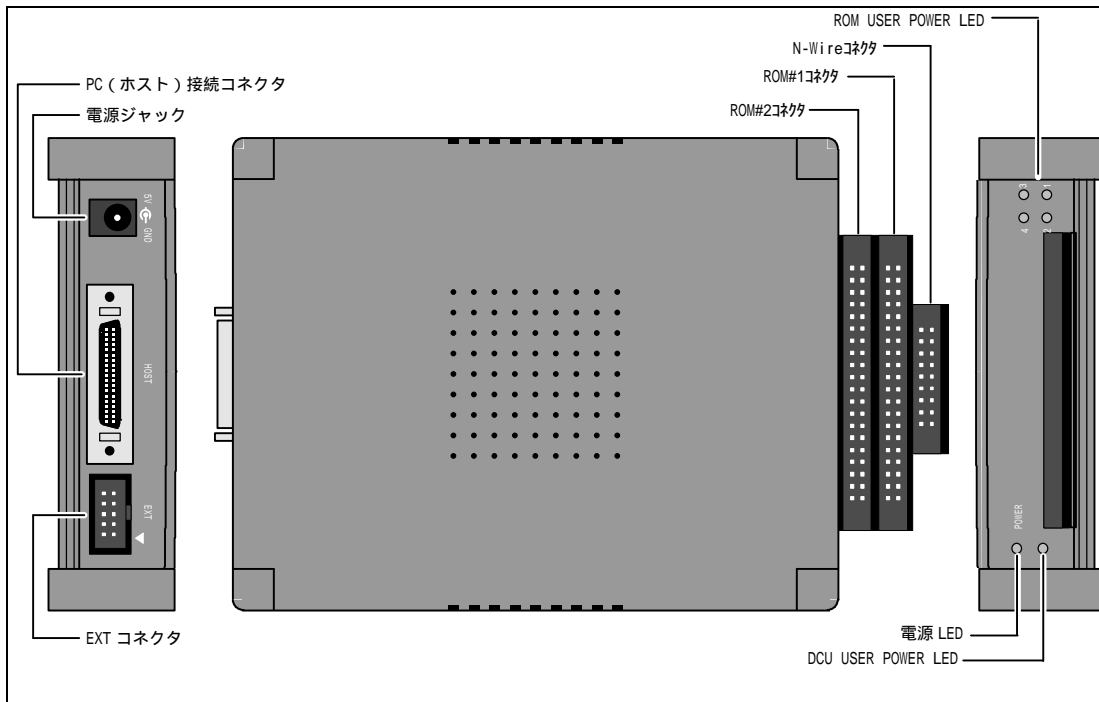
本製品のシステム構成を以下に示します。



- GHS-Multi, PARTNER/Win : 本機用の高級言語ディバツガ
- KIT-xxxx-TP : プロセッサ依存制御ソフト
- PC : Windows95/98/NTに対応したPC
- PC98用I/Fカード : PC98-Cバスに対応したカード
- PC-AT用I/Fカード : PC-AT互換機-ISAバスまたは、PCIバスに対応したカード
- PC-Card I/F : Type2カード(PCMCIA Ver2.1/JEIDA Ver4.2以上)
- LAN-Box : イーサネット(10base-T IF)経由
- ホストI/Fケーブル : ホストカードと本機を接続するケーブル
- ACアダプタ : 専用の電源
- RTE-100-TP本体 : 本機
- N-Wireケーブル : ディバツグの為のユーザシステムとの接続ケーブル
- ROMプローブ : ROMをエミュレーションする為のプローブ

5 . 各部の名称と働き

この章では、RTE-100-TPの概観を示し、各部の名称と機能について説明します。



電源ジャック

電源供給用のコネクタです。付属の電源のプラグを挿入することで、通電します。



付属のACアダプタ(RTE-PS01)以外を電源ジャックに接続しないでください。

PC (ホスト) 接続コネクタ(HOST)

PC (ホスト) へ接続するためのコネクタです。ホストI/Fケーブルを接続します。

EXT コネクタ (EXT)

外部信号の入力、および内部信号の出力コネクタです。

N-Wire 接続コネクタ(N-Wireコネクタ: JDCU1)

N-Wireでユーザシステムと接続するためのコネクタです。

ROMエミュレータ接続コネクタ # 1(ROM#1コネクタ: JROM1)

ROMをエミュレーションするためにユーザシステムと接続するための1番目のコネクタです。

ROMエミュレータ接続コネクタ# 2(ROM#2コネクタ: JROM2)

ROMをエミュレーションするためにユーザシステムと接続するための2番目のコネクタです。

電源LED (POWER)

本機に電源が入っている時に点灯します。

DCUユーザシステム電源LED (DCU USER POWER LED:DCU POWER)

N-Wire接続コネクタを介し接続されているユーザシステムに電源が入っている時に点灯します。

ROMユーザシステム電源LED (ROM USER POWER LED:ROM POWER 1/2/3/4)

ROMエミュレータ接続コネクタを介し接続されているROMソケットの電源ピンに電気が入っている時に点灯します。4つのLEDは、以下の意味を持ちます。

8bit系のROMプローブを使用している場合

LED1/2/3/4は、ROMプローブの先端のソケットの番号ROM1/2/3/4に応じ、そのソケットの電源ピンに電気が入っている時に点灯します。

16bit系のROMプローブを使用している場合

LED1とLED2は、以下の条件で同時に点灯します。

ROM#1コネクタを介し接続されているROMソケット#1に電気が入っている時。

LED3とLED4は、以下の条件で同時に点灯します。

ROM#2コネクタを介し接続されているROMソケット#2に電気が入っている時。

6. 設置手順

以下にRTE-100-TPの設置手順を示します。

1. インターフェースカードのインストール

各インターフェースカードのマニュアルを参照してください。

2. 『RTE for WIN32』のインストール

『RTE for WIN32』のマニュアルを参照してください。



この時、CHKRTE32.EXEはまだ起動しないでください。

3. RTE-100-TPの接続

RTE-100-TPとホストとインターフェースするカード（または、LAN-BOX）をホストインターフェースケーブルで接続してください。また、ACアダプタを接続できる状態にしておいてください。

4. ユーザシステムとの接続

7章を参照してください。

5. 電源の投入

8章を参照してください。

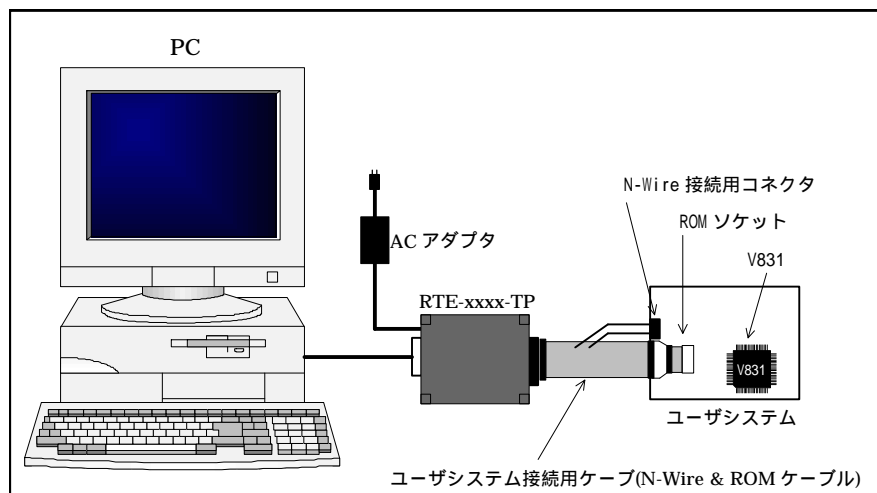
6. 『RTE for WIN32』の設定

CHKRTE32.EXEを起動して、パラメータを設定します。詳しくは『RTE for Win32』のマニュアルと本書の9章を参照してください。

7. ディバッガの起動

ディバッガのマニュアルを参照してください。

接続図例を以下に示します。



7. ユーザシステムとの接続

ユーザシステムとの接続は、下記の通り行ってください。

N-Wireケーブルの接続

本機に添付しているN-Wireケーブルで本機のN-Wireコネクタとユーザシステムを接続します。

ROMプロープの接続

ユーザシステムのROMに適合した種類のROMプロープを使用して本機のJROM1または、JROM2コネクタとユーザシステムのROMソケットを接続します。(ROMプロープはオプションです)

ROMプロープには、以下の4種類があります。

<DIP-32-ROMプロープ>

8bitのROMを最大4個までエミュレーションできます。

本機との接続は、JROM1にROM1/ROM2と貼付しているプロープを、JROM2にROM3,ROM4と貼付しているプロープをそれぞれ接続します。

ユーザシステムとの接続は、8ビットバスで使用する場合、ROM1,ROM2,ROM3,ROM4の順番で下位のアドレスのROMソケットから順番に接続します。16ビットバスで使用する場合は、ROM1/ROM2を下位アドレスのD0-D7/D8-D15に対応するROMソケットに、ROM3/ROM4を上位アドレスのD0-D7/D8-D15に対応するROMソケットにそれぞれ接続します。

<DIP-40-ROMプロープ及び、DIP-42-ROMプロープ、標準16BIT-ROMプロープ>

16bitのROMを最大2個までエミュレーションできます。

本機との接続は、JROM1にROM1と貼付しているプロープを、JROM2にROM2と貼付しているプロープをそれぞれ接続します。

ユーザシステムとの接続は、16ビットバスで使用する場合、ROM1,ROM2の順番で下位のアドレスのROMソケットから順番に接続します。



ROMソケットの接続にあたっては、ROMの方向に注意してください。ドットマークの位置が1ピンを示しています。

DIP-32-ROMプロープについて

1M以上の32pinROMでは、ピン・アサインが2種類あります。使用するROMに合わせてROMケーブルの基板上のジャンパを設定してください。

0E-:24pin,A16:2pin : 1-2 ショート (出荷時の設定)

0E-:2pin,A16:24pin : 2-3 ショート

8 . 電源投入 / 切断順序

電源の投入 / 切断は、全ての設置（ケーブルの接続等）が完了した後、下記の順番で行ってください。

電源投入順序

- 1 . ホストシステムの電源を入れます。
- 2 . RTE-100-TPの電源を入れます（RTE-100-TPの電源ジャックにRTE専用のACアダプタを接続します）。
- 3 . ユーザシステムの電源を入れます。
- 4 . デイバグを起動します。

電源切断順序

- 1 . デイバグを終了します。
- 2 . ユーザシステムの電源を切ります。
- 3 . RTE-100-TPの電源を切ります（RTE-100-TPからACアダプタを抜きます）。
- 4 . ホストシステムの電源を切ります。



RTE-100-TPの電源が切れている状態で、ユーザシステムの電源を入れないでください。故障の原因となります。

9 . RTE for WIN32の設定

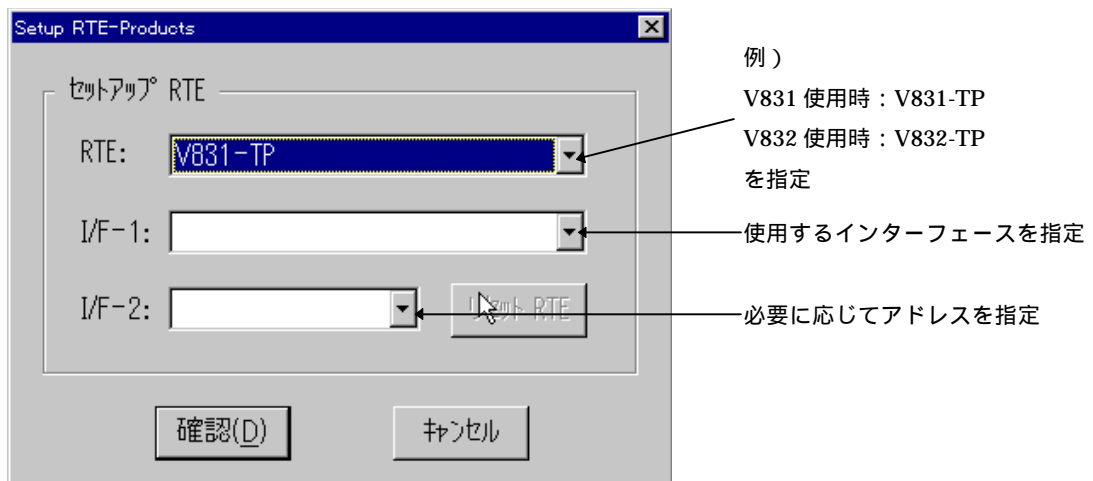
『RTE for WIN32』の設定に関して説明します。

ChkRTE32.exeの起動

ユーザシステムとの接続を完了し、全ての機器の電源が投入された状態でChkRTE32.exeを起動してください。ChkRTE32.exeは、新規に設置した時、最初に1回、必ず起動してRTEの選択を実施してください。

< RTEの選択 >

ChkRTE32.exeのSetupダイアログに対して次のように設定してください。



< 機能テスト >

ユーザシステムとの接続が正しく行われ、デバッグ可能な状態になっている場合、機能テストを実施すると、正常終了時に下記のダイアログが表示されます。この状態になれば、デバッガからの制御が可能です。



途中でエラーになる場合は、N-Wireケーブルの接続が正しくできていませんので、接続を確認してください。



CHKRTE32.EXEの機能テストは、RTE-100-TPとユーザシステムが接続され、電源が入っている状態で行ってください。

10 . 初期設定コマンド

デバッグを開始する前には、通常初期設定が必要です。以下はKIT-V831/2-TPの場合で、内部コマンドを用いた例です。各KITによって内容は異なりますので、それぞれのマニュアルを参照して行って下さい。

envコマンド

[書式]

```
env [[!]auto] [[!]reset] [[!]nmi] [[!]hldrq] [[!]int{00|01|02|03}]
[[!]int{10|11|12|13}]
[jtag{25|12}] [!]verify [inone|istack|iaddr ADDR]
```

[パラメータ]

[!]auto

実行中にブレークポイントを設定した場合一時的にブレークしますが、その後の実行を自動的に行う場合に[Auto],行わない場合に[!auto]を指定します。

[!]reset

RESET端子のマスク指定を指定します。!はマスクしないを意味します。

[!]nmi

NMI端子のマスク指定を指定します。!はマスクしないを意味します。

[!]hldrq

HLDRQ端子のマスク指定を指定します。!はマスクしないを意味します。

[!]int{00|01|02|03}

INT00-03端子のマスク指定を指定します。!はマスクしないを意味します。

[!]int{10|11|12|13}

int10-13端子のマスク指定を指定します。!はマスクしないを意味します。

jtag[12|25]

N-WireのJTAGクロック(12.5MHz|25MHz)指定します。通常jtag25で使用ください。

[!]verify

メモリへの書き込み時にリードアウトしてベリファイするかどうか指定します。!はベリファイしないを意味します。

備考：ROMをエミュレーションしている領域に対しも、CPUからアクセス(jread相当)しますので、ダウンロード時のテストにも有効です。但し、処理速度が遅くなります。

[inone|istack|iaddr ADDR]

V832の内蔵命令RAMをアクセスする時に必要なワーク領域を指定します。モニタ使用後は、元のデータに戻します。ブロック転送可能なRAMを指定してください。

inone :指定されていません。

Istack :現在のスタックからマイナス方向に32バイト使用します。

Iaddr ADDR :ADDRで指定したアドレスからプラス方向に32バイト使用します。

[機能]

envコマンドは、エミュレーション環境の設定を行います。設定は変更が必要なパラメータだけを入力ください。入力の順序は任意です。但し、同じパラメータを2回入力した場合は、後から入力した値が有効です。

romコマンド

[書式]

rom [ADDR [LENGTH]] [512k|1m|2m|4m|8m|16m] [rom8|rom16] [bus8|bus16|bus32]

[パラメータ]

ADDR [LENGTH]

ADDR: エミュレートするROMの最下位のアドレス(ROMのバウンダリに合致していない場合、エラーになります。)

LENGTH: エミュレートするROMのバイト数(4バイトの境界単位で指定)
512k|1m|2m|4m|8m|16m

エミュレートするROMのBitサイズを指定します。512K-bitから16M-bitまでのサイズが指定できます。例えば、27C1028の場合は、1Mを指定します。

rom8|rom16

エミュレートするROMのデータビット数を指定します。8bitと16bitが指定できます。DIP32-ROMケーブルを使用する場合はrom8、DIP-40/42-ROMケーブルを使用する場合は、rom16を指定します。

bus8|bus16|bus32

エミュレートするシステムの中でのROMのバスサイズを指定します。8bit,16bit,32bitが指定できます。

[機能]

ROMのエミュレーション環境の設定を行います。設定は変更が必要なパラメータだけを入力ください。入力の順序は任意です。但し、同じパラメータを2回入力した場合は、後から入力した値が有効です。初期値は、LENGTH = 0で使用しないになっています。

11. インターフェース仕様

ユーザシステムに用意する制御の為のコネクタの標準仕様を以下に説明します。

実際にコネクタを用意する場合は、必ず、使用するキットのインターフェース仕様を参照ください。

ピン配置表

Pin番号	信号名	入出力 (User Side)	処理 (User Side)
A1	TRCCLK	Output	22-33 シリーズ抵抗 (推奨)
A2	TRCDATA0	Output	22-33 シリーズ抵抗 (推奨)
A3	TRCDATA1	Output	22-33 シリーズ抵抗 (推奨)
A4	TRCDATA2	Output	22-33 シリーズ抵抗 (推奨)
A5	TRCDATA3	Output	22-33 シリーズ抵抗 (推奨)
A6	TRCEND	Output	22-33 シリーズ抵抗 (推奨)
A7	DDI	Input	10K プルアップ
A8	DCK	Input	10K プルダウンまたは、プルアップ
A9	DMS	Input	10K プルダウンまたは、プルアップ
A10	DDO	Output	22-33 シリーズ抵抗 (推奨)
A11	DRST-	Input	10K プルダウン
A12	NC.	-----	オープン
A13	NC.	-----	オープン

Pin番号	信号名	入出力 (User Side)	処理 (User Side)
B1-B10	GND	-----	GNDに接続
B11	NC.	-----	オープン
B12	NC.	-----	オープン
B13	+3.3V	-----	+3.3Vに接続

コネクタの型番

メーカー : KEL

型番 : 8830E-026-170S (ストレート)

8830E-026-170L (ライト・アングル)

8831E-026-170L (ライト・アングル、固定金具付き)

配線長

プロセッサからコネクタまでの配線は、極力短くなるようにしてください。

> > 100mm以下を推奨します。

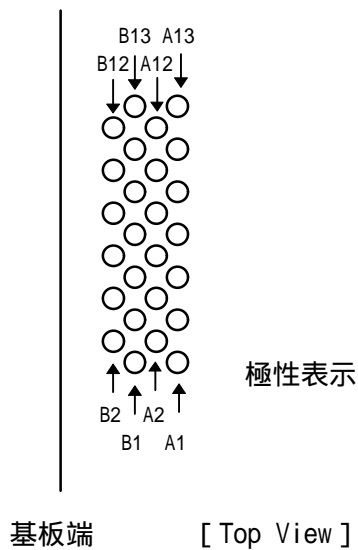
その他

TRCCLKとしてプロセッサのCLKOUTを兼用しているプロセッサの場合、以下の信号と共に高速CMOSバッファを介し、コネクタに接続ください。

- ・ TRCCLK, TRCDATA[0..3], TRCEND

基板レイアウト図

基板上的のコネクタの物理的なレイアウトを以下に示します。



注意：実際に配置する場合は、コネクタの寸法資料に基づき、設計してください。

1 2 . EXTコネクタ

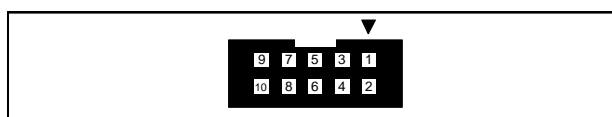
EXTコネクタの仕様を以下に示します。

ピン番号	信号名	入出力	内容
1	Factory Use	出力	何も接続しないでください。
2	EXI0	入力	外部入力信号#0 (1K でプルアップ) エッジ検出可能
3	Factory Use	出力	何も接続しないでください。
4	EXI1	入力	外部入力信号#1 (1K でプルアップ)
5	Factory Use	出力	何も接続しないでください。
6	EXI2	入力	外部入力信号#2 (1K でプルアップ)
7	Factory Use	出力	何も接続しないでください。
8	EXI3	入力	外部入力信号#3 (1K でプルアップ)
9	G N D	--	シグナルグランド
10	TRG-	出力	トリガ出力 (トレーストリガを検出するとローレベルになります)

補足事項:

- 1 . EXI0/1/2/3の入力は5V-TTLレベルです。
- 2 . TRG-信号は、オープンコレクタ信号です。(1K でプルアップ)
- 3 . EXI0は、トレースのトリガとして指定できます。
- 4 . Exi0 - 3は、トレース情報としてメモリに取り込みます。

ピン配置:



JEXTピン配置

適合コネクタ:

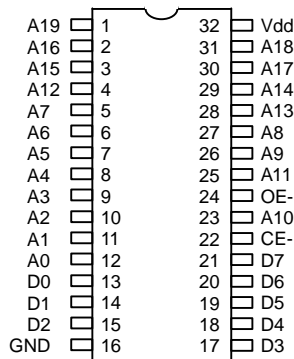
オムロン株式会社 XG4M-1031 (相当品可)

1 3 . ROMプロープの仕様

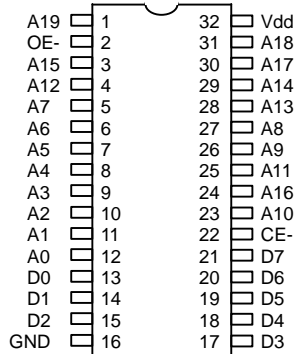
DIP-32-ROMプロープ

DIP-32-ROMプロープは、以下の2種類のピン配置に対応するようになっています。切り替えは、JP1のジャンパーで行います。

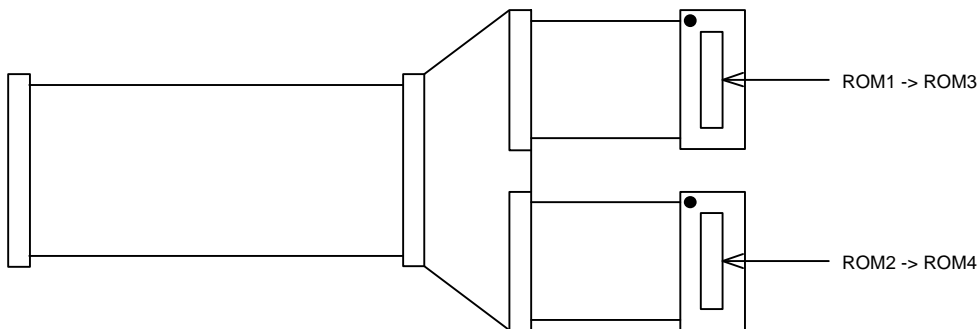
JP1 1-2 ショート



JP1 2-3 ショート

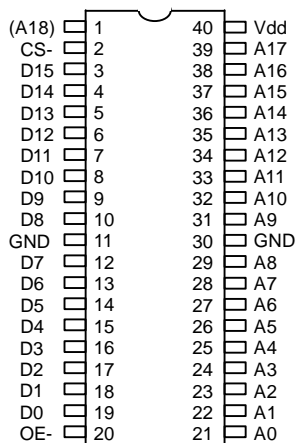


先端のシールは出荷時ROM1,ROM2と貼付されています。2本目のプロープをご購入された場合、以下の通り添付のシールを用い、張り替えて区別できるようにしてご使用ください。



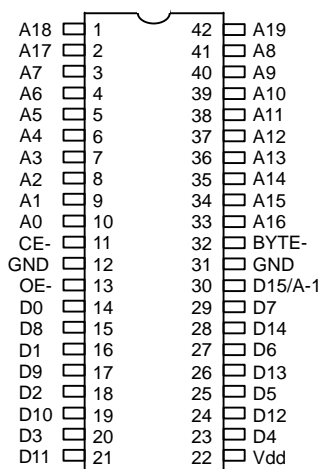
DIP-40-ROMプローブ

DIP-40-ROMプローブの対応する、ピン配置を以下に示します。

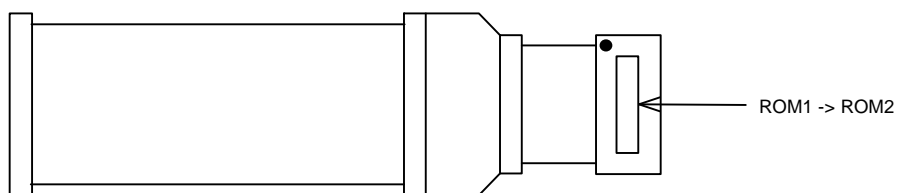


DIP-42-ROMプローブ

DIP-42-ROMプローブの対応する、ピン配置を以下に示します。



先端のシールは出荷時ROM1,ROM2と貼付されています。2本目のプローブをご購入された場合、以下の通り添付のシールを用い、張り替えて区別できるようにしてご使用ください。



標準16BIT-ROMプロンプ

本プロンプに対応したコネクタを基板上に用意することによって、基板に直付けされたROM（特にフラッシュROM）に対するエミュレーションが可能になります。

信号線の種類

signal	IN/OUT	name	comment
A0 - A20	IN	ADDRESS BUS	ROMと等価なアドレス信号を接続して下さい。未使用の上位アドレスはGNDに接続して下さい。
A21 - A22	IN	ADDRESS BUS	未対応につき、GNDに接続して下さい。
D0 - D15	OUT	DATA BUS	ROMと等価なデータ信号を接続して下さい。
CE-	IN	CHIP ENABLE	LOWレベルでROMエミュレータが選択されます。
OE-	IN	OUTPUT ENABLE	LOWレベルでROMエミュレータのデータバスが出力されます。
WRL- WRH-	IN	Write low-byte Write High-byte	未対応につき、何も接続しないで下さい。
PSENSE	IN	POWER SENSE	ROMの電源を接続して下さい。
INH-	OUT	INHBIT-	ROMエミュレータ側で常にLOWレベルをドライブしています。本信号を基板側でプルアップしておくことで、ROMエミュレータの接続状態が分かります。ROMエミュレータが接続された状態では必ずオンボードのROMをディゼーブルにしてください。
GND	-----	GND	基板のGNDに接続して下さい。

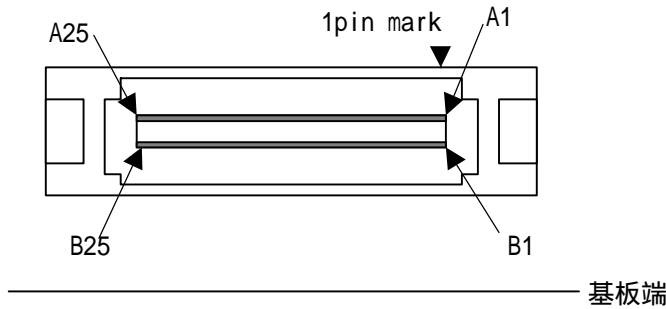
ピンの配置

A side	signal	B side	signal
A1	GND	B1	A0
A2	A1	B2	A2
A3	A3	B3	A4
A4	A5	B4	A6
A5	A7	B5	A8
A6	A9	B6	A10
A7	A11	B7	A12
A8	A13	B8	A14
A9	A15	B9	A16
A10	A17	B10	A18
A11	A19	B11	A20
A12	GND(A21)	B12	GND(A22)
A13	NC.(WRH-)	B13	INH-(GND)
A14	NC.(WRL-)	B14	GND
A15	CE-	B15	GND
A16	OE-	B16	PSENSE(VCC IN)
A17	D0	B17	D1
A18	D2	B18	D3
A19	D4	B19	D5
A20	D6	B20	D7
A21	D8	B21	D9
A22	D10	B22	D11
A23	D12	B23	D13
A24	D14	B24	D15
A25	GND	B25	GND

基板側のコネクタの種類

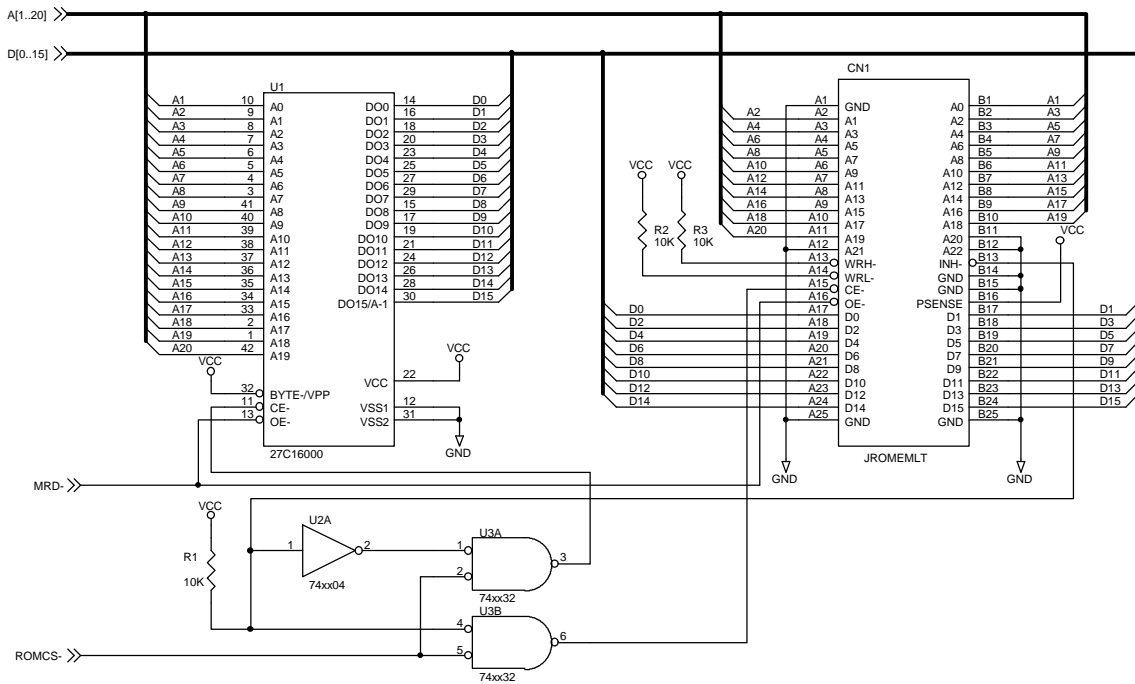
- メーカー : KEL
- 型番 : 8931E-050-178S (ストレート)
- 8931E-050-178L (アングル)
- 8930E-050-178MS (SMTストレート)

物理的な配置 (基板側)



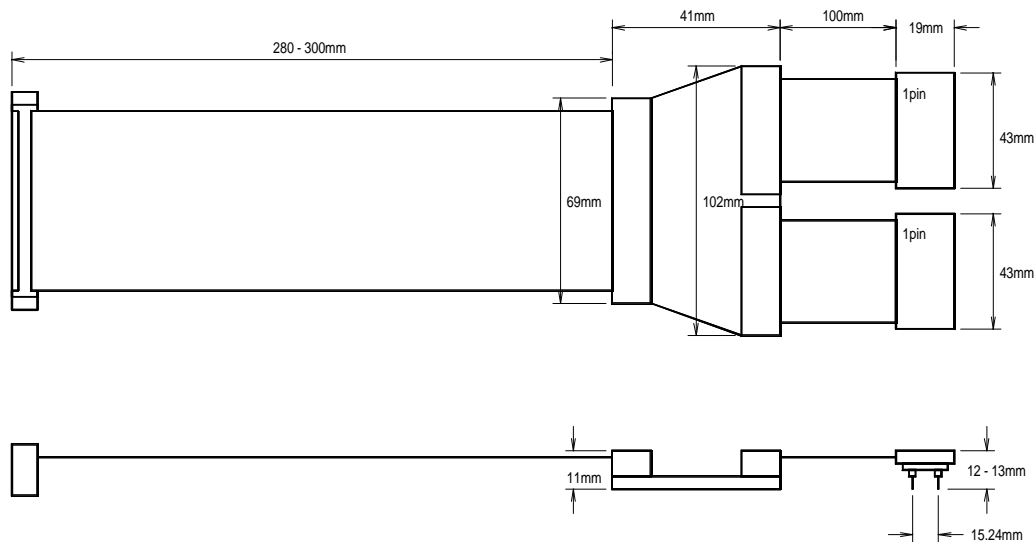
参考回路

以下に16bitのROMに併設した本コネクタの参考回路を示します。

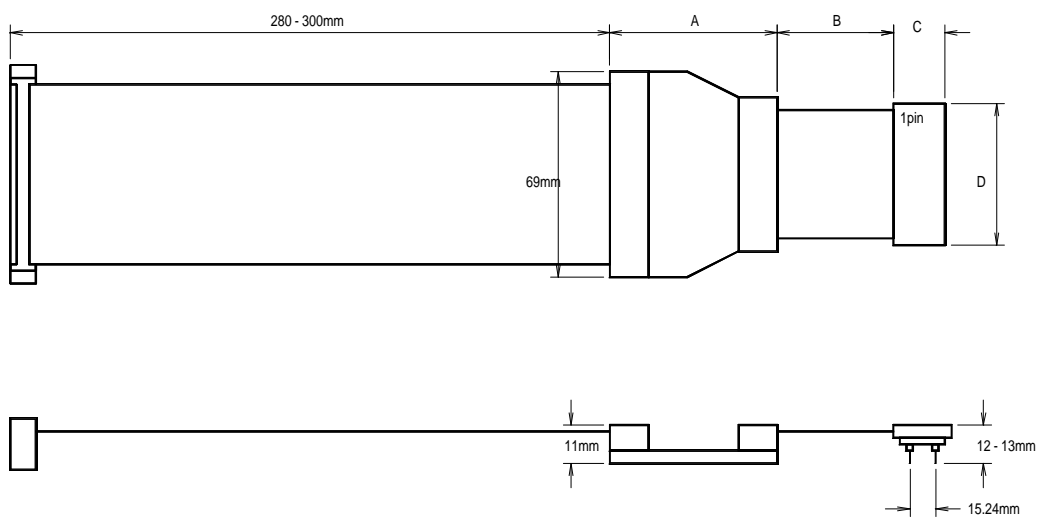


APPENDIX-A ROMプローブの外形寸法図

DIP-32ROMプローブ



DIP-40/42ROMプローブ



[mm]

Kind	A	B	C	D
CBL-ROM40	41	30	19	53
CBL-ROM42	46	30	19	56

標準16BIT-ROMプローブ

