

***KIT-V30MZ-TP***

**ユーザース・マニュアル**

***RealTimeEvaluator***

**改訂履歴**

Rev.1.0	1999-4-26	初版
Rev.1.01	1999-7-19	修正：5章 インターフェース仕様変更

## 目次

改訂履歴.....	1
1. はじめに.....	3
2. ハードウェア仕様.....	4
エミュレーション部 .....	4
ホスト& I F部 .....	4
3. RTE FOR WIN32の設定.....	5
CHKRTE32.EXEの起動 .....	5
4. 初期設定コマンド.....	6
ENVコマンド.....	6
ROMコマンド.....	7
5. インターフェース仕様.....	8
ピン配置表 .....	8
コネクタの型番 .....	8
配線長 .....	8
基板レイアウト図.....	9
6. 注意事項.....	10
操作上の注意.....	10
機能上の注意.....	10

## 1. はじめに

**KIT-V30MZ-TP**は、RTE-100-TPでNEC製のASICコア、V30MZをインサーキットエミュレーションする為のキットです。

RTE-100-TPのマニュアルとあわせてお読みの上、正しくお使いください。

本製品には下記のものが付属します。最初に付属品の確認を行なってください。

- |                              |    |
|------------------------------|----|
| 1. RTE for Win32 Set Up Disk | 1枚 |
| 2. ユーザズマニュアル(1式)             | 1冊 |
| 3. ライセンス設定シート                | 1個 |

## 2. ハードウェア仕様

### エミュレーション部

対象デバイス	V30MZをコアとするASICマイコン
使用するRTE-TPの形式	RTE-100-TP
エミュレーション機能	
動作周波数	66MHz(max)
インターフェース	JTAG/N-Wire
イベント機能	
イベント数	2
実行アドレスの設定	可
データアクセスの設定	可
アドレス指定	Mask指定可
データ指定	Mask指定可
ステータス指定	memread, memwrite, memacc, ioread, iowrite, ioacc, ...
外部入力条件指定(EXIO)	positive/negative edge
ブ레이크機能	
H/Wブ레이크ポイント	2
S/Wブ레이크ポイント	1 0 0
イベントによるブ레이크設定	可
ステップブ레이크	可
マニュアルブ레이크	可
トレース機能	
トレースデータバス	4bit
トレースメモリ	4bit × 128Kword
イベントによるトリガ設定	可
トレースディレイ	0 - 1FFFFh
トレースクロック	66MHz(max)
逆アセンブルトレース表示機能	有
ROMエミュレーション機能	
メモリ容量	4M-Byte
アクセスタイム	50nS
エミュレーション可能なROM数	
DIP-32pin-ROM(8bit-ROM)	4 (max)
DIP-40/42pin-ROM(16bit-ROM)	2 (max)
標準16BIT-ROMコネクタ	2 (max)
エミュレーション可能なROMの種類	
DIP-32-ROMプローブ(bit)	1M, 2M, 4M, 8M(27C010/020/040/080)
DIP-40-ROMプローブ(bit)	1M, 2M, 4M(27C1024/2048/4096)
DIP-42-ROMプローブ(bit)	8M, 16M(27C8000/16000)
バス幅指定(bit)	8/16/32
対象ROMの容量(bit)	1M, 2M, 4M, 8M, 16M *1
端子マスク機能	INT, NMI, RESET, HLDRQ, POLL
バスタイムアウト機能	可

\*1:8bit-ROMは8M-bitのROMまでの対応です。

### ホスト&IF部

項目	内容
対象ホストマシン	PC-98シリーズ DOS/V機
ディバッガ	PARTNER/Win (Windows95/98/NT)
インターフェース	PCカード Type2(PCMCIA Ver2.1/JEIDA Ver4.2以上) PC98(CIバス), PCAT(ISAバス, PCIバス), LAN-BOX
電源	A Cアダプタ (in :100V out :+5V, 2A)

### 3 . RTE for WIN32の設定

『RTE for WIN32』の設定に関して、KIT-V30MZ-TP特有の点について説明します。

#### ChkRTE32.exeの起動

ユーザシステムとの接続を完了し、全ての機器の電源が投入された状態でChkRTE32.exeを起動してください。ChkRTE32.exeは、新規に設置した時、最初に1回、必ず起動してRTEの選択を実施してください。

#### < RTEの選択 >

ChkRTE32.exeのSetupダイアログに対して次のように設定してください。




#### < 機能テスト >

ユーザシステムとの接続が正しく行われ、デバッグ可能な状態になっている場合、機能テストを実施すると、正常終了時に下記のダイアログが表示されます。この状態になれば、デバッガからの制御が可能です。



途中でエラーになる場合は、N-Wireの接続が正しくできていませんので、接続を確認してください。

 **CHKRTE32.EXEの機能テストは、RTE-100-TPとユーザシステムが接続され、電源が入っている状態で行ってください。**

## 4. 初期設定コマンド

デバッグを開始する前に、初期設定が必要です。以下では、内部コマンドを用いて説明しますが、デバッガ側で設定する方法がある場合には、どちらの方法で設定しても構いません。以下の書式では、[]:省略可能、!:択一を意味します。

### envコマンド

#### <書式>

```
env [!]auto [!]reset [!]int [!]nmi [!]hldrq [!]poll
[!]fready [jtag12|jtag25] [clk|clk2]
```

#### <パラメータ>

[!]auto

実行中にブレークポイントを設定した場合一時的にブレークしますが、その後の実行を自動的に行う場合に[Auto],行わない場合に[!auto]を指定します。

[!]reset

RESET端子のマスク指定を指定します。!はマスクしないを意味します。

[!]int

INT端子のマスク指定を指定します。!はマスクしないを意味します。

[!]nmi

NMI端子のマスク指定を指定します。!はマスクしないを意味します。

[!]hldrq

HLDRQ端子のマスク指定を指定します。!はマスクしないを意味します。

[!]poll

POLL端子のマスク指定を指定します。!はマスクしないを意味します。

[!]fready

バスサイクル中、一定時間たってもREADYが返されない場合のタイムアウトを指定します。!はタイムアウトしないを意味します。

jtag[12|25]

N-WireのJTAGのクロックを指定します。通常、jtag25で使用ください。

clk|clk2

トレースクロックの指定です。通常、clk(same clk)で使用ください。

#### <機能>

envコマンドは、エミュレーション環境の設定を行います。設定は変更が必要なパラメータだけを入力ください。入力の順序は任意です。但し、同じパラメータを2回入力した場合は、後から入力した値が有効です。初期値は、以下の通りです。

```
CPU Settings:
Auto Run      = ON (auto)
JTAGCLOCK    = 25MHz (jtag25)
Signals Mask:
NMI           = NO MASK (!nmi)
RESET        = NO MASK (!reset)
HLDRQ        = NO MASK (!hldrq)
INT           = NO MASK (!int)
POLL         = NO MASK (!poll)
ForceREADY   = Enable (fready)
Trace Settings:
Trace Clock   = Same Clock of CPU CLOCK (clk)
```

#### <入力例>

```
env auto reset !nmi reset jtag25
```

```
env !reset
```

## romコマンド

### <書式>

rom [ADDRESS [LENGTH]] [512k|1m|2m|4m|8m|16m] [rom8|rom16] [bus8|bus16]

### <パラメータ>

ADDRESS [LENGTH]

ADDRESS :エミュレートするROMの最下位のアドレス (ROMのバウンダリに合致していない場合、エラーになります。)

LENGTH :エミュレートするROMのバイト数 (16バイトの境界単位で指定)

512k|1m|2m|4m|8m|16m

エミュレートするROMのBitサイズを指定します。512K-bitから16M-bitまでのサイズが指定できます。例えば、27C1024の場合は、1Mを指定します。

rom8|rom16

エミュレートするROMのデータビット数を指定します。8bitと16bitが指定できます。DIP32-ROMプローブを使用する場合はrom8、DIP-40/42-ROMプローブを使用する場合は、rom16を指定します。

bus8|bus16

エミュレートするシステムの中でのROMのバスサイズを指定します。8bitと16bitが指定できます。

### <機能>

ROMのエミュレーション環境の設定を行います。設定は変更が必要なパラメータだけを入力ください。入力の順序は任意です。但し、同じパラメータを2回入力した場合は、後から入力した値が有効です。初期値は、LENGTH = 0で使用しないになっています。

### <入力例>

rom C0000 40000 1m rom16 bus16

27C1024(1M-bitの16bit-ROM)を0xc0000から256Kバイト(40000)エミュレートします。  
この場合、結果的に16bit-romを2個エミュレートします。

rom 80000 80000 1m rom rom8 bus16

27C010(1M-bitの8bit-ROM)を0x80000から512Kバイト(80000)エミュレートします。  
この場合、結果的に8bit-ROMを4個エミュレートします。

### <注意事項>

- romコマンドで指定した範囲へのアクセス方法は、実行中とブレイク中で異なります。  
ブレイク中：内部のエミュレーションメモリに対し直接アクセスします。  
実行中 : プロセッサのバスを介してアクセスします。



**実行中、ROMエミュレーション領域への書き込みは行えません。必ず、ブレイク中に行ってください。**



## 5. インターフェース仕様

ユーザシステムに用意する制御の為のコネクタの仕様を以下に説明します。

### ピン配置表

Pin番号	信号名	入出力 (User Side)	処理 (User Side)
A1	TRCCLK	Output	22-33 シリーズ抵抗 (推奨)
A2	TRCDATA0	Output	22-33 シリーズ抵抗 (推奨)
A3	TRCDATA1	Output	22-33 シリーズ抵抗 (推奨)
A4	TRCDATA2	Output	22-33 シリーズ抵抗 (推奨)
A5	TRCDATA3	Output	22-33 シリーズ抵抗 (推奨)
A6	TRCEND	Output	22-33 シリーズ抵抗 (推奨)
A7	DDI	Input	10K プルアップ
A8	DCK	Input	10K プルダウンまたは、プルアップ
A9	DMS	Input	10K プルダウンまたは、プルアップ
A10	DDO	Output	22-33 シリーズ抵抗 (推奨)
A11	DRST-	Input	10K プルダウン
A12	NC.	-----	オープン
A13	NC.	-----	オープン

Pin番号	信号名	入出力 (User Side)	処理 (User Side)
B1-B10	GND	-----	GNDに接続
B11	NC.	-----	オープン
B12	NC.	-----	オープン
B13	+3.3V	-----	+3.3Vに接続

### コネクタの型番

メーカー : KEL

型番 : 8830E-026-170S (ストレート)

8830E-026-170L (ライト・アングル)

8831E-026-170L (ライト・アングル、固定金具付き)

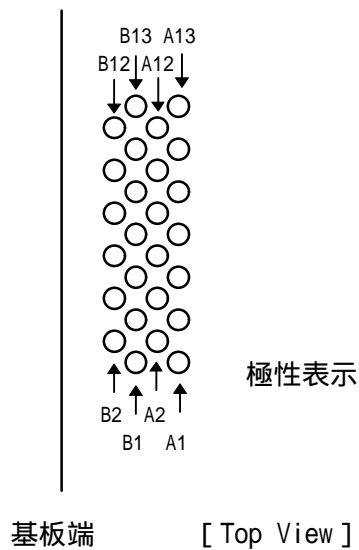
### 配線長

V30MZからコネクタまでの配線は極力短くなるようにしてください。

> > 100mm以下を推奨します。

**基板レイアウト図**

基板上的コネクタの物理的なレイアウトを以下に示します。



注意：実際に配置する場合は、コネクタの寸法資料に基づき、設計してください。

## 6 . 注意事項

KIT-V30MZ-TPを使用する時の注意事項を以下にまとめます。

### 操作上の注意

- 1) 本機の電源が切れている状態で、ユーザシステムの電源を入れしないでください。故障の原因となります。
- 2) 本機は、V30MZ内部のデバッグ制御回路を外部から制御するものです。その為、以下の条件が満たされない場合、正しく動作しません。
  - \* ユーザシステムとN-Wireケーブルが接続されていること。
  - \* ユーザシステムの電源が投入され、V30MZが正しく動作できる状態にあること。

### 機能上の注意

- 1) リアルタイムトレースの表示について  
リアルタイムトレースの逆アセンブル表示は、V30MZからの分岐情報をもとに、トレース表示のコマンドを発行した時点でメモリの内容を読み出して行っています。その結果、ユーザシステムのRAM上に配置されたプログラムの逆アセンブル表示は、実行後に変更（暴走等による誤った書き込みを含む）された場合、正しくありません。
- 2) 物理アドレスで1Mを越えるアドレスからのステップ実行は正しく行えません。  
(cs: ip=ffff:10のような場合です)
- 3) イベントブレーク条件の一致する命令アドレスにB Pを設定した場合、イベントブレークは無視されます。