

***RTE-V850E/GPx-IE***

**ユーザース・マニュアル(Rev.1.10)**

***RealTimeEvaluator***

## 改訂履歴

Rev.1.00	2002-06-20	初版
Rev.1.01	2002-11-15	下記の章を改訂 * 10章：注意事項に“実行時間の計測値”を追加 * 付録.C：RESET-, STOP-のIF回路を追加 * 付録.内部コマンド：timeコマンドを追加
Rev.1.10	2005-8-24	RTE-V850E/GP4-IEの追加に伴う修正

## 補足事項

V850E/GPxとICEの対応は以下の通りです。

対象CPU	適応ICEの型番
V850E/GP1	RTE-V850E/GP1-IE、または RTE-V850E/GP4-IE
V850E/GP2	RTE-V850E/GP1-IE + ADP-V850E/xxx-144 RTE-V850E/GP4-IE + ADP-V850E/xxx-144
V850E/GP8	RTE-V850E/GP4-IE + ADP-V850E/xxx-144

RTE-V850E/GP1-IEとRTE-V850E/GP4-IEの違いについて

以下の点が制限される以外、RTE-V850E/GP4-IEはRTE-V850E/GP1-IEの上位互換です。

RTE-V850E/GP4-IEの制限事項

ICE本端先端部にあるディップSWの8番(CLKINT)は常時ONでご使用ください。

OFFではご使用になれません。

## 目次

1.はじめに .....	3
2.主な特徴 .....	4
3.ハードウェア仕様 .....	5
4.システム構成 .....	6
5.設置 .....	7
6.ディップSWの設定 .....	8
7.EXTコネクタ .....	10
8.表示LED .....	10
9.ユーザシステムとの接続 .....	11
電源の入 .....	11
電源の切 .....	11
10.注意事項 .....	12
ユーザシステム接続時の注意 .....	12
RTE-V850E/GPX-IEの取り扱い .....	12
ホストとの接続確認 .....	12
外部クロックの入力 .....	12
遅延時間に関する注意 .....	12
HALT命令 .....	12
付録 . A トレース機能の詳細 .....	14
トレースの概要 .....	14
ディレイカウンタ .....	15
トレースの実行モード .....	15
サブスイッチ、セクション、クオリファイ .....	16
トレースの開始 .....	16
トリガ条件 .....	17
トレースの停止 .....	18
トレースの終了 .....	18
強制ディレイモード .....	19

## 1.はじめに

**RealTimeEvaluator-V850E/GPx-IE**(以下、RTE-V850E/GPx-IE)はNEC製のRISCマイコンV850E/GPx用のインサーキットエミュレータです。エミュレータ専用チップを使用することで透過性の高い、小型、軽量の製品となっています。

デバッグモニタはGHS社のMultiが使用できます。ホストシステムは、上記Multiが動作する環境を有したWindowsが動作するPC98シリーズまたはDOS/V機で、RTE-V850E/GPx-IEとの接続は、専用のPCMCIA カードまたは、それぞれのデスクトップPC用のインターフェースカードを使用します。

本製品には下記のものが付属します。

1.RTE-V850E/GPx-IE本体	1個
2.RTE for Win32 Set Up Disk	1枚
3.ユーザーズマニュアル(1式)	1冊
4.GND用クリップ	1個
5.RTE-PS03:電源	1個
6.PACK Set	1セット

以下は本製品を使用する上で必要なものですが、標準付属品ではありません。

### 7.インターフェースキット (インターフェースカード&ケーブルセット)

以下のいずれかが必要です。

- ・PC Card インターフェースキット
- ・PC98 Desk Top PC 用 インターフェースキット
- ・DOS/V Desk Top PC 用 インターフェースキット
- ・PCIバス用 インターフェースキット

### 8.デバッグ

- ・GHS C + Multi + Midasケーブル

## 2. 主な特徴

ソースレベルデバッガ：GHS社のMulriが使用できます。

GHS社のMultiを使用することで、C/C++を統合環境の下、シームレスなデバッグが可能です。プログラム実行、ブレークポイントの設定、変数のインスペクト等、主なデバッグがソース上でのマウス操作で行えます。

透過性の高いエミュレーション機能を有しています。

エミュレータ専用チップを使用することで、本来のCPUの持つ機能を制限することなく、エミュレータの制御を実現しています。ほとんどの信号線はエミュレーション用チップと直結していますので、機能的にも電氣的にも透過性の高いエミュレーション機能を提供します。

十分なエミュレーションメモリを標準搭載しています。

CPUが内蔵するROMとRAMと同等以上の容量のエミュレーションメモリを実装し、余裕のあるデバッグを提供します。

リアルタイムトレース機能を搭載しています。

リアルタイムトレースは、分岐情報のトレース手法により、従来比で数倍以上の実行履歴のトレースが可能です。さらに豊富なイベント機能、最長30時間まで測定可能なタイムタグ等の機能により、組み込みシステムのデバッグを支援します。

ホストとの通信は専用のカードを多種用意しています。

4種類のカード・インタフェースを用意しています。PCカードはPCMCIA Ver2.1/JEIDA Ver4.2で規定されているType-2カードです。カードスロットを装備している機種で使用できます。デスクトップ機では、PC98では Cバス、PC-ATではISAバスとPCIバスに対応したカードがそれぞれ使用できます。

### 3. ハードウェア仕様

#### エミュレーション部

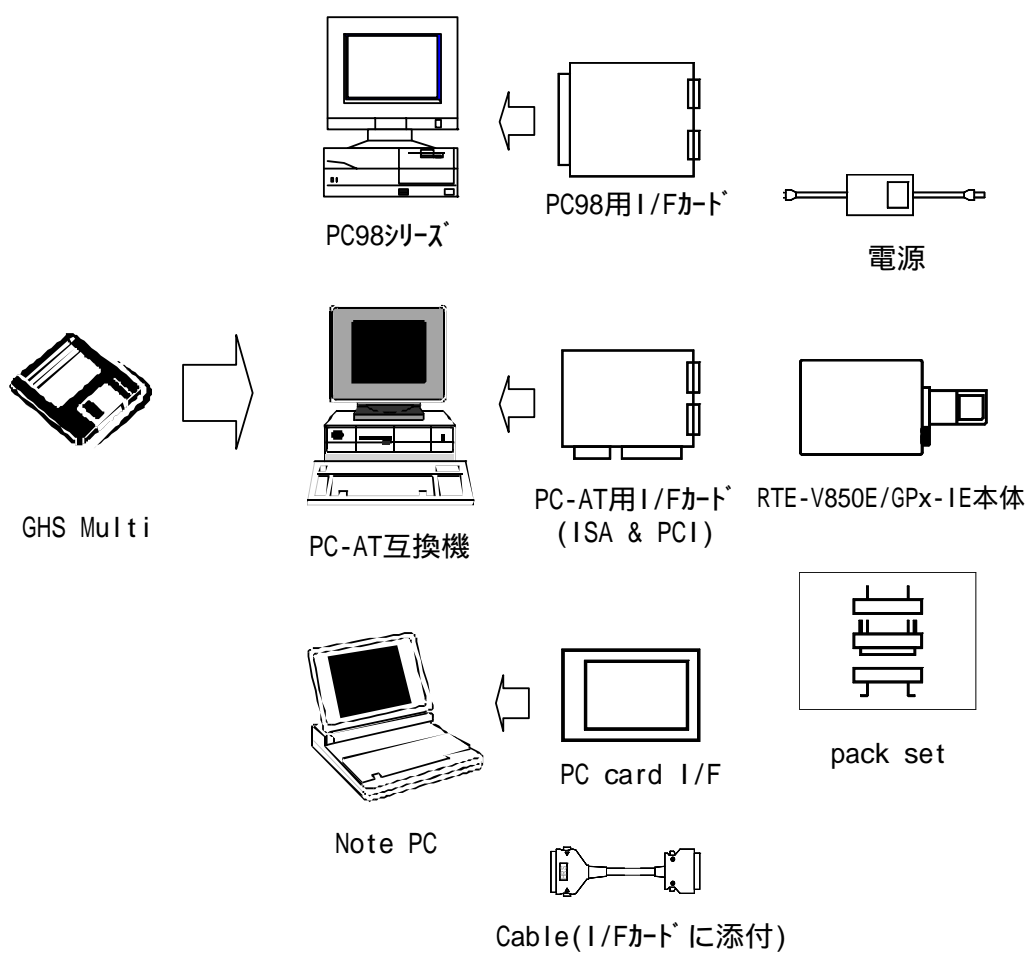
対象デバイス	V850E/GP1, V850E/GP2, V850E/GP8
エミュレーション機能	
動作周波数	80MHz/64MHz/32MHz
クロック供給 メインクロック	外部 / 内部自動切り替え (内部: 16MHz)
内部ROMエミュレーション容量	1MB
内部RAMエミュレーション容量	48KB
イベント機能	
イベント数	
実行アドレスの設定	8
データアクセスの設定	6
アドレス指定	範囲指定可
データ指定	Mask指定可
ステータス指定	Mask指定可
シーケンシャル器段数	4
ループカウンタ	2 <sup>12</sup>
ブレーク機能	
H/Wブレークポイント	2
S/Wブレークポイント	1 0 0
イベントによるブレーク設定	可
ステップブレーク	可
マニュアルブレーク	可
外部信号によるブレーク (High/Low edge)	可
トレース機能	
トレースデータバス	24bit
トレースメモリ	64bit × 128Kword
トリガ設定	
実行アドレスによるトリガ設定	可
データアクセスによるトリガ設定	可
イベントによるトリガ設定	可
外部入力によるトリガ設定	可
実行アドレスによる開始、停止指定	可
トレースディレイ	0 - 1FFFFh
タイムタグ	100nS - 30h
逆アセンブルトレース表示機能	有
完全トレースモード指定機能 (no real time)	有
内部RAMリアルタイム表示	可
端子マスク機能	RESET-, NMI, STOP-
動作電圧	+5.0V/+2.5V

#### ホスト & I/F部

項目	内容
対象ホストマシン	PC-98シリーズ DOS/V機
デバッグモニタ	GreenHills Multi (Windows95/98/NT/2000)
インターフェース	PC-Card Type2(PCMCIA Ver2.1/JEIDA Ver4.2以上) C/A <sup>+</sup> ス, ISA/A <sup>+</sup> ス, PC/A <sup>+</sup> ス
電源	専用電源 : RTE-PS03 ( in:100V, out:+5V, 3.5A )

## 4. システム構成

本製品の全体のシステム構成を以下に示します。



## 5. 設置

以下に設置の手順を示します。

### 1. インターフェースカードのインストール

各インターフェースカードのマニュアルを参照してください。

### 2. 《RTE for Win32》のインストール

《RTE for Win32》のマニュアルを参照してください。

### 3. 《RTE for Win32》の初期設定

(1) `chk rte32.exe` を起動して、以下のパラメータで初期設定してください。

RTE :  または、

I/F-1 :  <<使用するインターフェースカードを指定

I/F-2 :  <<必要に応じてIOポートを指定

詳しくは、《RTE for Win32》のマニュアルを参照してください。

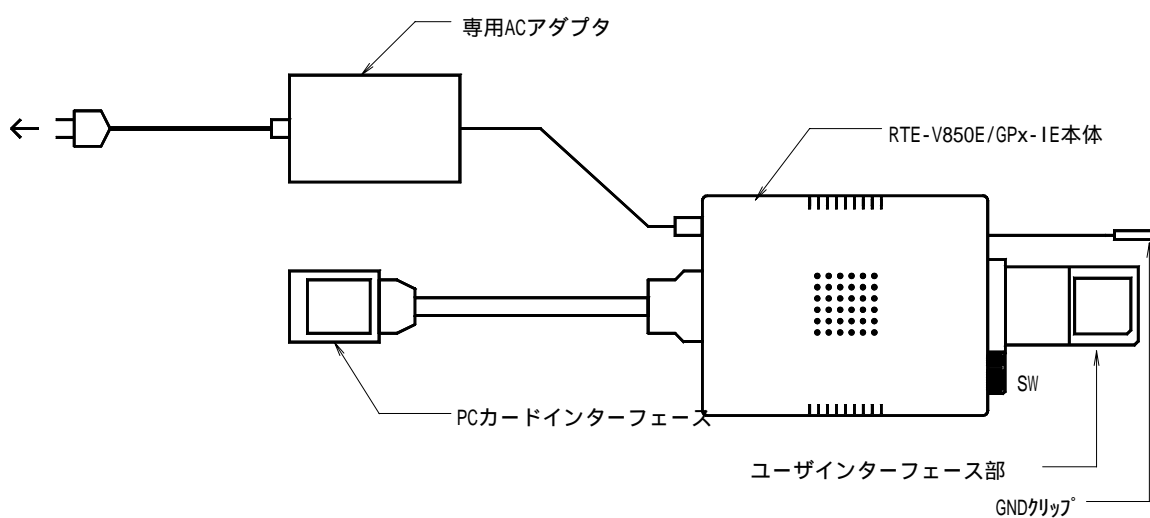
### 4. デバッグモニタのインストール

デバッグモニタのマニュアルを参照してください。

### 5. ユーザシステムとの接続

本書の9章を参照してください。

以下に本システムの接続図（PCカードの例）を示します。





## 6. ディップSWの設定

RTE-V850E/GPx-IE先端部にあるスイッチは、エミュレーションモードを設定するためのものです。

SW1	シンボル	機能	初期値
1	----	工場設定（初期値から変更しないでください）	ON
2	PLLSEL1	PLLの通倍率を指定します。	ON
3	PLLSEL2		ON
4	CLKHALF		ON
5	RSV		OFF
6	RSV		OFF
7	F_NBD_EXT	ターゲットに接続するNBDツールの種類を指定します。 OFF: RTE-NBD2を接続 ON: RTE-NBD2以外を接続	OFF
8	CLKINT	CPUへ供給するクロックの切り替えモードを指定します。 ON: Internal clk, OFF: Auto	ON

[PLLSEL1], [PLLSEL2], [CLKHALF]

PLLの通倍率を指定します。以下の設定が予約されています。

80MHz, 64MHz, 32MHzでのみご使用ください。

CLKHALF	PLLSEL2	PLLSEL1	動作周波数
ON	OFF	OFF	(48MHz)
ON	OFF	ON	(72MHz)
ON	ON	OFF	80MHz
ON	ON	ON	64MHz
OFF	ON	ON	32MHz

注意: 32MHzは、ICE本体のRevisionが"5"以上で対応します。

[F-NBD-EXT]

ターゲットに接続するNBDツールの種類を指定します。

NBDツールを使用しない場合は、OFFにしてください。

OFF: RTE-NBD2を使用する場合の設定です。

この設定では、ICE側のフライバイアクセスコマンドとRTE-NBD2からのアクセスは調停されますので同時に使用できます。

備考: この時、本ICEとRTE-NBD2のEXTコネクタどうしを接続する必要があります。

ON: RTE-NBD2以外のNBDツールを使用する場合の設定です。

この設定では、ユーザシステム（ターゲット）を接続した状態ではICE側のフライバイアクセスコマンドは使用できません。

以下にSWの状態によって使用できる組み合わせを表で示します。

SWの状態	ICE: フライバイアクセス		外部: NBDアクセス	使用できるNBDツールの種類
	ターゲット無	ターゲット有		
OFF				RTE-NBD2ツール(EXTケーブル接続要)
ON		×		上記以外

[CLKINT]

CPUへ供給するクロックの切り替えモードを指定します。

OFF: ユーザシステムが接続されている場合はユーザシステムのクロックを供給し、接続していない場合は内部から供給します。

ON: 常に内部より供給します。（内部クロックは16MHzを供給します）

注意: RTE-V850E/GP4-1Eでは常にONでご使用ください。



## 7.EXTコネクタ

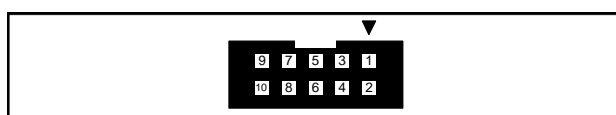
EXTコネクタの仕様を以下に示します。

ピン番号	信号名	入出力	内容
1	RSV	出力	RSV:RTE-NBD2との接続信号
2	EXI0	入力	外部入力信号#0 (10K でプルダウン)
3	RSV	入力	RSV:RTE-NBD2との接続信号
4	EXI1	入力	外部入力信号#1 (10K でプルダウン)
5	SVMODE-	出力	ユーザプログラム実行中、ハイレベルを示す信号です。 (オープンコレクタ出力、1K でプルアップ)
6	EXI2	入力	外部入力信号#2 (10K でプルダウン)
7	RESETOUT-	出力	リセット出力。RESETコマンドで約50mSのローパルスを出力します。 (オープンコレクタ出力、1K でプルアップ)
8	EXI3	入力	外部入力信号#3 (10K でプルダウン)
9	GND	--	シグナルグランド
10	TRG-	出力	トリガ出力。トレーストリガを検出するとローレベルになります。 (オープンコレクタ出力、1K でプルアップ)

### 補足事項：

1. EXI0/1/2/3の入力はLV-TTLレベル(+3 – +5V)です。
2. EXI0/1/2/3はトレース情報としてメモリに取り込みます。
3. EXI0はトレース用トリガの入力として使用できます。(参照: tronコマンド)
4. EXI1は外部ブレーク用の入力として使用できます。(参照: extbrkコマンド)
5. プルアップは+5Vと同電位に対し接続されています。
6. RSV(1,3pin)は、同一ターゲットにRTE-NBD2を接続して使用する場合にRTE-NBD2と接続する信号です。接続は、RTE-NBD2に添付のケーブルで行います。

### ピン配置：



JEXTピン配置

### 適合コネクタ：

オムロン株式会社                      XG4M-1031    (相当品可)

## 8.表示LED

本体側面のLEDは、以下の状態を示します。

- POWER                      : RTEシステムの電源がONの状態 で点灯します。
- USER                        : ユーザシステムに電源が供給されている状態 で点灯します。
- RUN                         : ユーザプログラムを実行している状態 で点灯します。

## 9. ユーザシステムとの接続

パーソナルコンピュータとRTE-V850E/GPx-IEは、各インターフェースキットのマニュアルを参照して接続してください。

ユーザシステムへの接続は、添付されているPACKの技術資料を参照し、ユーザシステムに取り付けた後に、RTE-V850E/GPx-IEを接続します。

### 【注意】

RTE-V850E/GPx-IE本体から出ているGNDクリップは、CPU部を接続する前に必ずユーザシステムのシグナルGNDへ接続してください。

### 電源の入

1. ホストのパーソナルコンピュータの電源を入れます。
2. RTE-V850E/GPx-IEの電源ジャックにRTE専用の電源を接続します。
3. ユーザシステムの電源をONします。
4. デバッグモニタを立ち上げます。

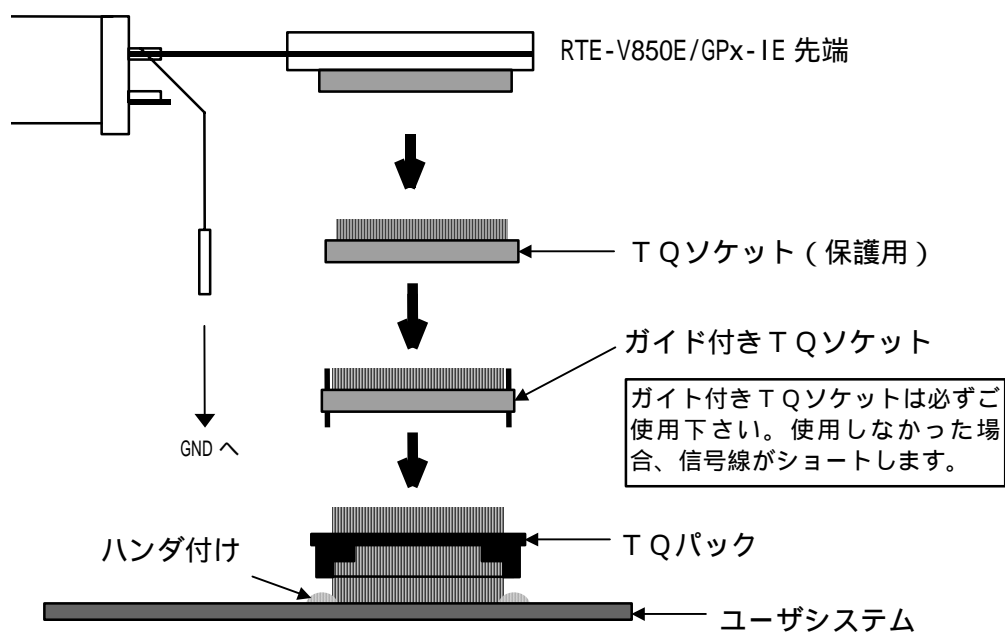
### 電源の切

1. デバッグモニタを抜けます。
2. ユーザシステムの電源をOFFします。
3. RTE-V850E/GPx-IEの電源ジャックから電源を抜きます。
4. ホストのパーソナルコンピュータの電源を切ります。

### 【注意】

ユーザシステムへの接続は1番ピンの位置に注意して行ってください。間違った状態では、接続している機器全ての故障の原因になります。

下記にユーザシステムとの接続図を示します。



## 10. 注意事項

RTE-V850E/GPx-IEを使用するにあたり、注意して頂く事項を以下にまとめます。

### ユーザシステム接続時の注意

- 1) ユーザシステムの電源をOFFにした状態では、RTEは動作しません。また、この状態で放置しないでください。ユーザシステムの故障の原因になる場合があります。
- 2) ユーザシステムの電源を入れ直す場合、原則としてRTEシステムも最初から立ち上げ直してください。立ち上げた状態でターゲットの電源を入り切りした場合、RTEシステムがハングアップする場合があります。
- 3) ユーザシステム上でCPUが正常に動作しない状態では、RTEシステムは正常に立ち上がらない場合があります。また、特定のコマンドでハングアップする場合があります。

### RTE-V850E/GPx-IEの取り扱い

- 1) 先端部底面の露出しているソケットのピン部分は、通電時金属等に触れないようにしてください。本体の故障の原因になります。
- 2) 先端部のフレキシブル基板の部分は、90度以上に湾曲させたり、折り曲げたりしないでください。断線の原因になります。

### V850E/GP8をICEする場合の注意

V850E/GP8の本チップのアドレスモードは256Mモードですが、ICEは64Mモードです。これによる使用上の注意説明がRTE-V850E/GP4-IEに添付されていますので、必ずご一読ください。

### ホストとの接続確認

インストールして最初に、" chkrte32.exe " を実行して、ホストIFカード、及び使用するRTEシステムの選定と設定、及び、コネクションテストを実施してください。

詳しくは、" RTE for Win32 インストール・マニュアル "を参照してください。

### 外部クロックの入力

外部からクロックを供給する場合、以下の制限があります。

- \* オシレータからの入力：32MHz以下でご使用ください。
- \* Xtal等発振子の接続：8-20MHzの範囲でご使用ください。外付けのコンデンサの定数は、発振子に合わせて個別に調整する必要があります。

### 遅延時間に関する注意

RTE内のCPUとユーザシステムとは、ほとんどの信号が直結になっていますが、先端部までの配線長や容量により、CPUを直付けした状態と比較して、約3nS(typ.)程度の遅延があります。ユーザシステムでは、この遅延を見込んだ設計を行ってください。

### HALT命令

HALT命令でブレークした場合、ブレーク時のアドレスは、HALT命令の次の命令の先頭アドレスの値になります。

### 実行時間の計測値

timeコマンドは、直前の“実行からブレーク”までの実行時間を表示するコマンドですが、測定値にはオーバーヘッド時間(数クロックの誤差)が含まれます。特に以下のケースにご注意ください。

->実行開始アドレスにブレークポイントが設定されている場合、測定誤差が通常の数倍になりますので、実行時間測定時は実行開始アドレスのブレークポイントは外してから実行してください。

## 付録 . A トレース機能の詳細

リアルタイムトレース機能について説明します。

### トレースの概要

リアルタイムトレースは、CPUから出力された実行内容（トレースデータ）を、実行ごとにICE内のトレースバッファに書き込みます。この内容は、“trace”コマンドで見ることができます。

トレースデータの取り込みは、トレースモード、トレース開始条件、トリガ条件、セクション条件、クォリファイ条件などの設定によって指定できます。

トレースデータ取り込みの流れについては、

図 1、図 2を参照してください。

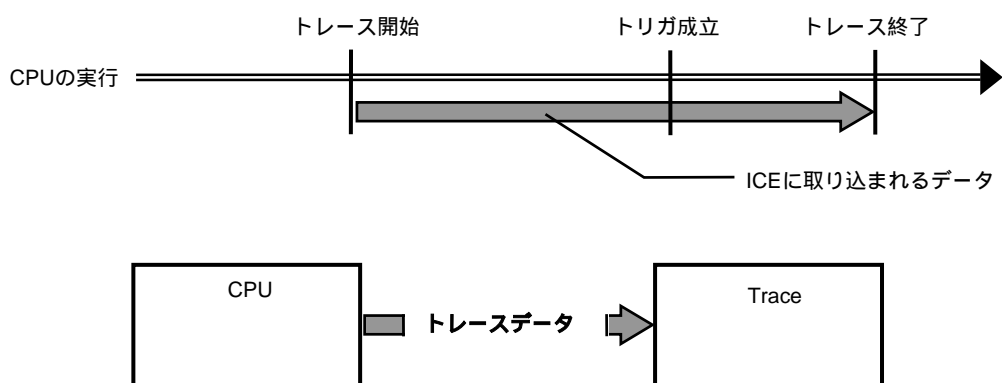


図 1 トレースデータ取り込みの流れ

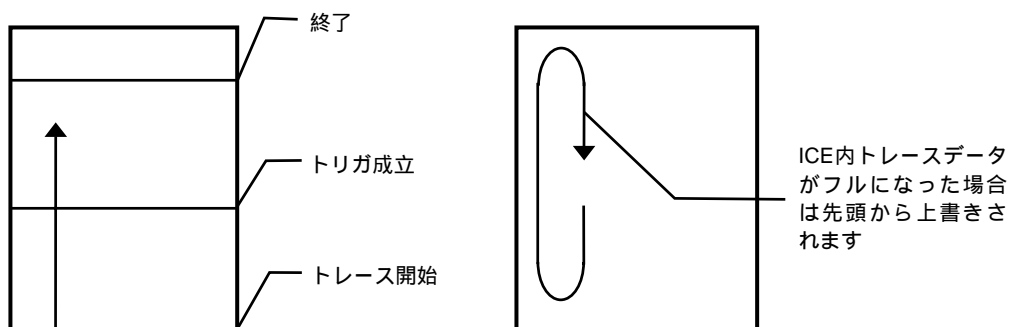


図 2 ICE内のトレースデータ

### ディレイカウント

ディレイカウントは、トリガ成立後に取り込むサイクル数です(図 3)。サイクル数は、CPUの実行内容により異なります。1サイクルが1実行単位ではありません。

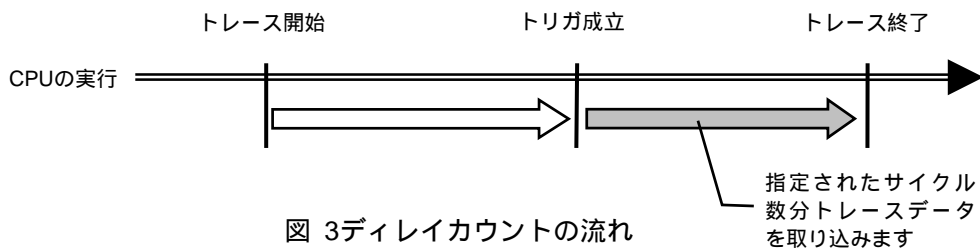


図 3ディレイカウントの流れ

### トレースの実行モード

**リアルタイム・モード**は、CPUの実行を優先してトレースデータを取り込むモードです。CPU内のトレースバッファ(FIFO)がフルになった場合、トレースデータの取りこぼしが発生することがあります(

図 4)

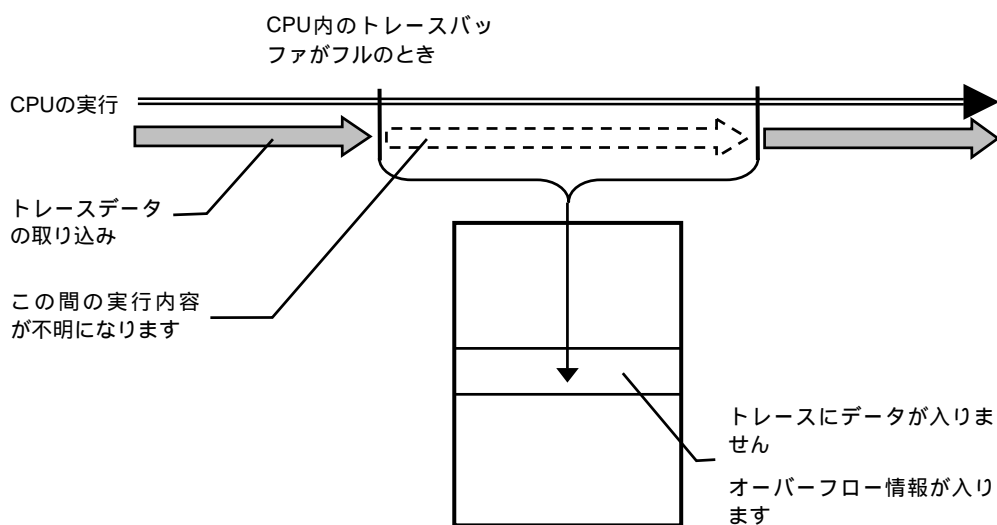


図 4 リアルタイム・モード



**非リアルタイム・モード**は、トレースデータの取りこぼしがないようにするモードです。このモードでは、CPU内のトレースバッファ(FIFO)がフルになった場合、CPUの実行を一時停止し、その後自動的に再開します(図5)。

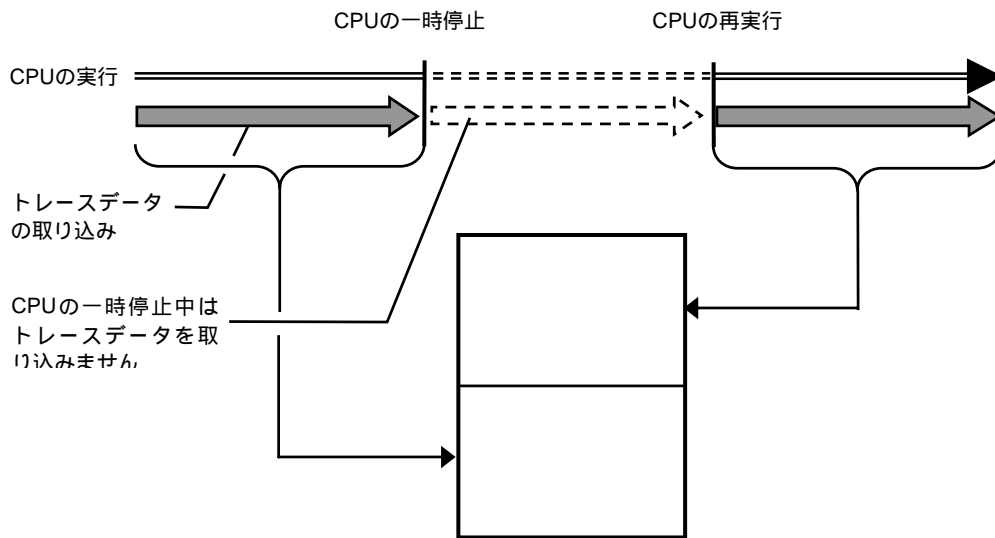


図5 非リアルタイム・モード

### サブスイッチ、セクション、クオリファイ

サブスイッチは、セクション条件の成立状態とクオリファイ条件の成立状態のandまたは、orの組み合わせによる状態をいい(tenv [subor|suband]により設定)、成立の状態をon、不成立の状態をoffと定め、このon/offそれぞれの状態で、トレースに取り込むサイクルを指定することができます。(sswon/sswoffコマンド) 通常、sswonに取り込みたいサイクルを指定し、sswoffに何も取り込まない設定をすることで、このサブスイッチのon/offの状態がトレースの開始と停止に対応します。(sswon/sswoffコマンドの初期値はこのようになっています。これ以降この設定になっていること前提で説明します)

セクションは、tsp1,2コマンドとevt secon, secoffの条件で指定できます。tsp1, seconがセクションの成立条件(on)、tsp2, secoffが非成立条件(off)となります。

クオリファイ条件は、evtコマンドでqual ifyに指定したイベントの条件成立がそのままクオリファイの成立となります。

### トレースの開始

トレースの取り込みを開始するには、強制的に開始する方法(tron force)と、セクションとクオリファイの設定に基づく、サブスイッチの状態で行う方法があります。(図6)

サブスイッチによる取り込み条件の設定は、sswon, sswoffで指定します。通常、sswonに取り込みたいサイクルを指定し、sswoffに何も取り込まない設定をすることで、サブスイッチがonの状態ではトレースを取り込み、サブスイッチがoffの状態ではトレースの取り込みを停止することができます。

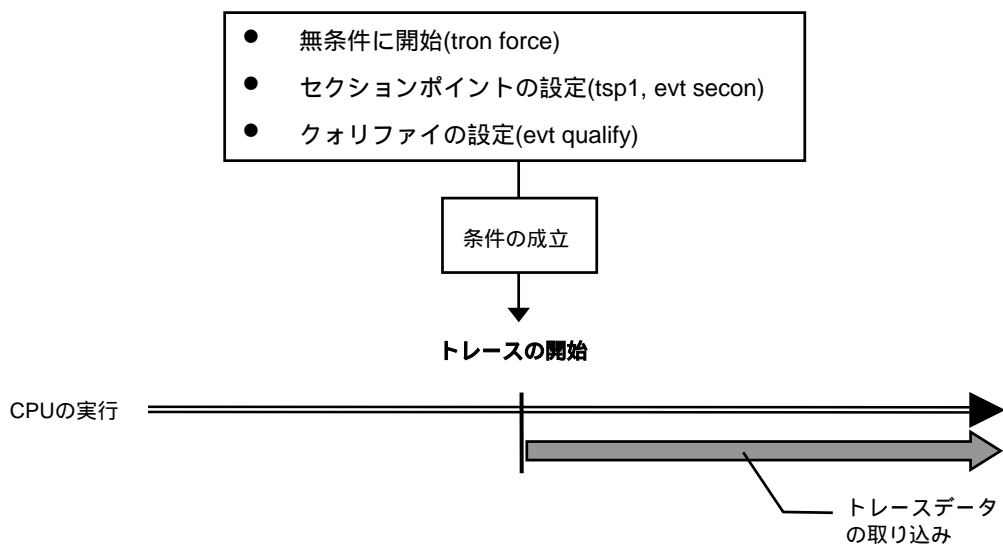


図 6 トレースの開始

### トリガ条件

ディレイカウンタの起点となる条件です(図 7)。トリガ条件を設定することにより、条件前後の実行内容を見ることができます。

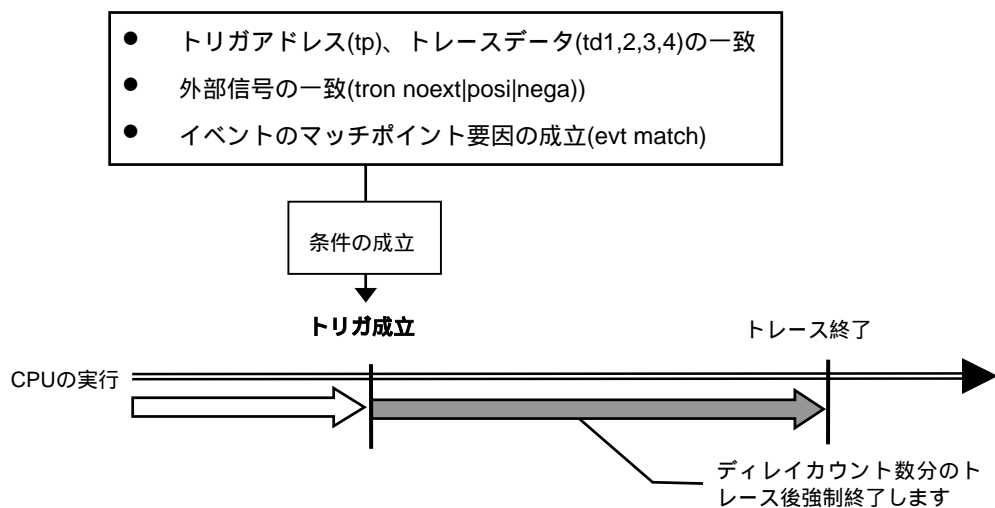


図 7 トリガ条件

### トレースの停止

トレースの取り込みを停止するには、セクションとクォリファイの設定に基づく、サブスイッチの状態で行います。(図 8)

サブスイッチによる取り込み条件の設定は、sswon, sswoffで指定します。通常、sswonに取り込みたいサイクルを指定し、sswoffに何も取り込まない設定をすることで、サブスイッチがonの状態ではトレースを取り込み、サブスイッチがoffの状態ではトレースの取り込みを停止することができます。

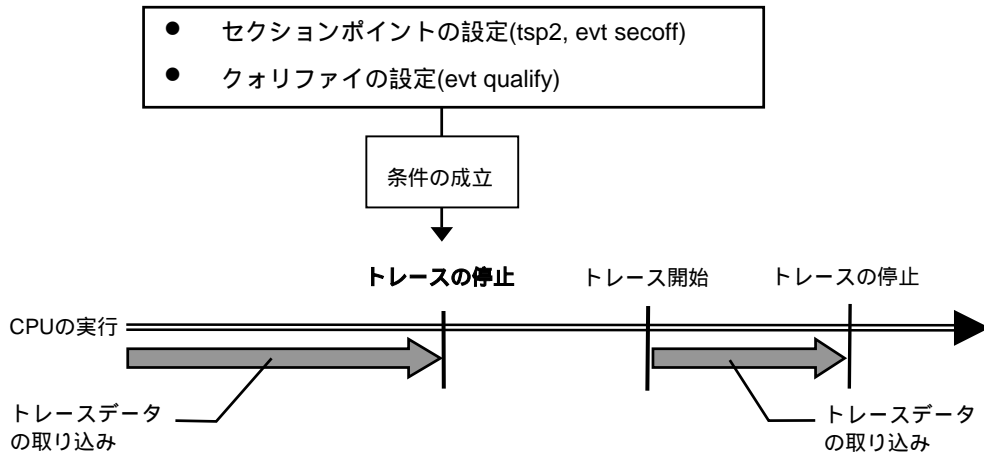


図 8 トレースの停止

### トレースの終了

トレースの終了時は、以降のトレースデータの取り込みをしません。停止条件とは違い、再度トレースを開始することはありません(図 9)。

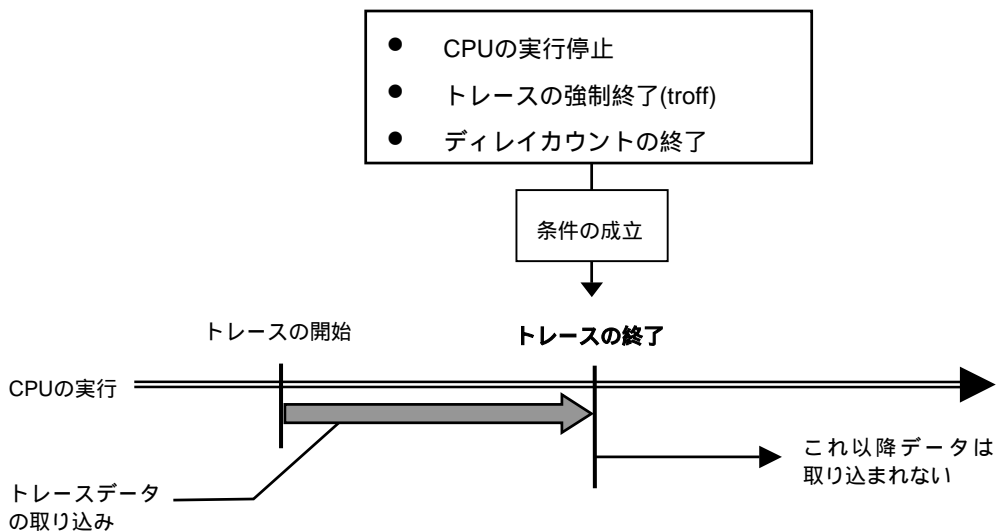


図 9 トレースの終了

### 強制ディレイモード

強制ディレイモードは、トレース開始後、指定されたディレイカウント(サイクル数)分取り込んだ時点で強制的にトレースを終了します。このモード中はトリガ条件を無視します(図 10) 。この場合のトレース開始は、CPUの実行開始です。

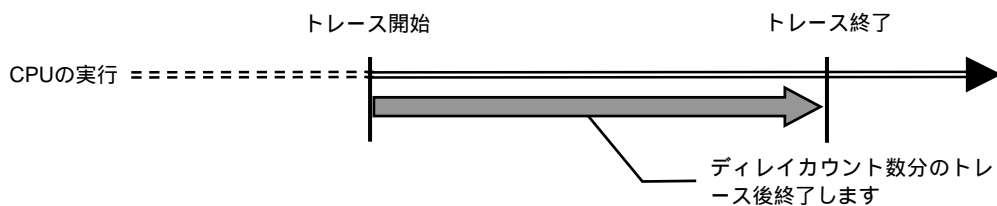


図 10 強制ディレイモード