

<PRELIMINARY>

KIT-VR4120-TP

ユーザース・マニュアル

RealTimeEvaluator

■ ソフトウェアのバージョンアップ

- 最新のRTE for Win32 (Rte4win32)は、以下のサイトよりダウンロードできます。

http://www.midas.co.jp/products/download/program/rte4win_32.htm

■ ご注意

- KIT-VR4120-TP(プログラム及びマニュアル)に関する著作権は株式会社マイダス・ラボが所有します。
- 本プログラム及びマニュアルは著作権法で保護されており、弊社の文書による許可が無い限り複製、転載、改変等できません。
- お客様に設定される使用権は、1ライセンスにつき、1台のシステムにおいてのみ使用できるものです。1ライセンスで同時に2台以上のシステムでのご利用はできません。
- 本製品は、万全の注意を持って作製されていますが、ご利用になった結果については、販売会社、及び、株式会社マイダス・ラボは一切の責任を負いかねますのでご了承ください。
- 本プログラム及びマニュアルに記載されている事柄は、予告なく変更されることがあります。

■ 商標について

- MS-Windows、Windows、MS、MS-DOSは米国マイクロソフト・コーポレーションの商標です。
- そのほか本書で取り上げるプログラム名、システム名、CPU名などは、一般に各メーカーの商標です。

改訂履歴

Rev.0.9	2000-10-14	暫定初版
Rev.0.91	2001-5-20	download site情報の変更

目次

1.	はじめに	4
2.	ハードウェア仕様.....	5
	エミュレーション部.....	5
3.	RTE FOR WIN32 の設定	6
	CHKRTE2.EXEの起動	6
4.	初期設定コマンド.....	8
	MULTIを使用する場合.....	8
	PARTNERを使用する場合	8
5.	インターフェース仕様	9
	ピン配置表.....	9
	コネクタの型番	9
	配線長	9
	基板レイアウト図.....	10
6.	注意事項	11
	操作上の注意.....	11
	機能上の注意.....	11

1. はじめに

KIT-VR4120-TPは、RTE-1000-TPを使用して、NEC製のRISCプロセッサ、VR4122を搭載したシステムをインサーキット・エミュレーション・デバッグするためのソフトウェアです。

本マニュアルは、当KITのご使用方法について記述したものです。ご使用にあたりましては、本体となります RTE-1000-TPのマニュアルと合わせてお読みください。

本製品には下記のものが付属します。最初に付属品の確認を行なってください。

- ・ RTE for Win32 (Rte4win32) Set Up CD
- ・ ユーザーズマニュアル (本書)
- ・ ライセンス設定シート

2. ハードウェア仕様

エミュレーション部

対象デバイス	VR4122
使用するRTE-TPの形式	RTE-1000-TP
エミュレーション機能	
動作周波数	制限はありません
インターフェース	JTAG/N-Wire
JTAG CLK	100KHz - 25MHz
ブレーク機能	
実行アドレスによるH/Wブレーク	2
データアクセスによるH/Wブレーク	2
S/Wブレークポイント	1 0 0
ステップブレーク	可
マニュアルブレーク	可
ROMエミュレーション機能	
メモリ容量	8M - 32Mバイト
アクセスタイム	40nS(16-bitサイクル:35nS) (*1)
動作電圧	1.8V - 5V (*2)
電氣的条件	LV-TTL, 5Vトランソ (*3)
エミュレーション可能なROM数	
DIP-32pin-ROM(8bit-ROM)	4 (max)
DIP-40/42pin-ROM(16bit-ROM)	2 (max)
拡張16BIT-標準ROMコネクタ	2 (max)
エミュレーション可能なROMの容量(bit)	
DIP-32-ROM(8-bit bus)	1M, 2M, 4M, 8M(27C010/020/040/080)
DIP-40-ROM(16bit-bus)	1M, 2M, 4M(27C1024/2048/4096)
DIP-42-ROM(16bit-bus)	8M, 16M(27C8000/16000)
拡張16bit-標準ROM(16bit-bus)	1M, 2M, 4M, 8M, 16M, 32M, 64M, 128M, 256M
バス幅指定(bit)	8/16/32
端子マスク機能	NMI, INT, ColdResetB, ResetB

*1,2,3 拡張16bit標準 ROMケーブル:CBL-STD16-32M + DIP40/42アダプタを使用した場合の値です。

3. RTE for WIN32 の設定

『RTE for WIN32』の設定について説明します。

ChkRTE2.exe の起動

ユーザシステムとの接続を完了し、全ての機器の電源が投入された状態で ChkRTE2.exe を起動し、『RTE for WIN32』の環境設定を実施してください。『RTE for WIN32』の環境設定は、新規にハードウェアを設置した時に必ず 1 回は実施してください。

< RTE の設定 >



< RTE の選択 >

プロダクト一覧より、TPの下層にある **VR4122-TP(xxx)** を指定してください。

< I/F-1, I/F-2 の選択 >

使用するホストインターフェースに合ったものをプルダウンメニューから選んで指定してください。(画面は、RTE-PCIFを使用している場合です)

< ライセンス >

ボタンをクリックして、KITに添付のライセンス設定シートを見て、ライセンスの設定を行ってください。詳細は、『RTE for WIN32』のマニュアルを参照してください。

<機能テスト>

機能テストは、ユーザシステムとの接続が正しく行われ、デバッグ可能な状態になっていることが必要です。RTEの設定後、画面の指示に従い機能テストを実施すると、正常終了時に下記のダイアログが表示されます。この状態になれば、デバッガからの制御が可能です。



途中でエラーになる場合は、ユーザシステムに障害があるか、JTAG/N-Wireケーブルが正しく接続できていない可能性がありますので、それらの確認を行ってください。



CHKRTE2.EXE の機能テストは、RTE-1000-TP とユーザシステムが接続され、両方に電源が入っている状態で行ってください。

4. 初期設定コマンド

デバッグを開始する前に、ユーザシステムのハードウェアに依存した初期設定が必要です。初期設定の為のコマンドとして以下が用意されていますので、必ず、正しく設定してからご使用ください。

Multi を使用する場合

ターゲットウインドウ内で以下の内部コマンドを使用します。

ENVコマンド

- ・端子マスクの指定
- ・JTAGクロックの指定
- ・その他

ROMコマンド

- ・ROMのエミュレーション条件の指定

NC/NCDコマンド

- ・デバッガ内でのデータキャッシュ処理領域の指定

NSPB/NSPBDコマンド

- ・ソフトブレーク禁止領域の指定

NROM/NROMDコマンド

- ・強制ユーザ領域の指定

PARTNER を使用する場合

設定用のダイアログを使用します。

CPU環境設定ダイアログ

- ・端子マスクの指定
- ・JTAGクロックの指定
- ・その他

エミュレーションROM設定ダイアログ

- ・ROMのエミュレーション条件の指定

NC/NCDコマンド

- ・デバッガ内でのデータキャッシュ処理領域の指定

NSPB/NSPBDコマンド

- ・ソフトブレーク禁止領域の指定

NROM/NROMDコマンド

- ・強制ユーザ領域の指定

5. インターフェース仕様

JTAG/N-Wireインターフェースのコネクタの仕様を以下に説明します。

ピン配置表

Pin番号	信号名	入出力 (User Side)	処理 (User Side)
A1	TRCCLK	OutPut	22-33 シリーズ抵抗 (推奨) *1
A2	NC.	-----	オープン
A3	NC.	-----	オープン
A4	NC.	-----	オープン
A5	NC.	-----	オープン
A6	NC.	-----	オープン
A7	RMODE/JTDI	Input	4.7K-10K プルアップ
A8	JTCK	Input	4.7K-10K プルアップ
A9	JTMS	Input	4.7K-10K プルアップ
A10	JTDO	Output	22-33 シリーズ抵抗 (推奨)
A11	JTRSTB	Input	4.7K-10K プルダウン
A12	BKTGIO_L	Input/Output	4.7K-10K プルアップ
A13	NC.	-----	オープン

Pin番号	信号名	入出力 (User Side)	処理 (User Side)
B1-B10	GND	-----	GNDに接続
B11	NC.	-----	オープン
B12	NC.	-----	オープン
B13	+3.3V	-----	+3.3Vに接続

*1: CPU (VR4122) がES3の時に必要です。

コネクタの型番

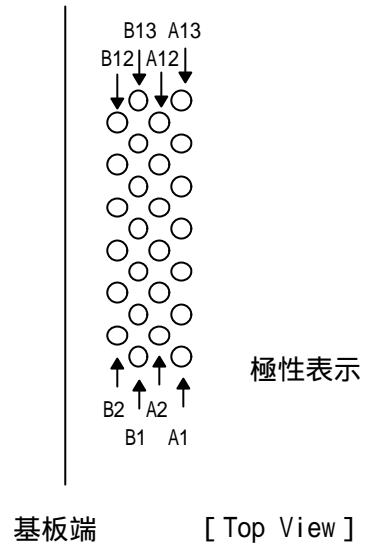
- メーカー : KEL
 型番 : 8830E-026-170S (ストレート)
 8830E-026-170L (ライト・アングル)
 8831E-026-170L (ライト・アングル、固定金具付き)

配線

1. CPUからコネクタまでの配線は極力短くなるようにしてください。
(100mm以下を推奨します)
2. CPUからの出力信号は、CPUのIOと同一電源を供給した高速CMOSバッファを介し、コネクタへ接続すること推奨します。

基板レイアウト図

基板上的コネクタの物理的なレイアウトを以下に示します。



6. 注意事項

KIT-VR4120-TPを使用する上での注意事項を以下にまとめます。

操作上の注意

- 1) 本機の電源が切れている状態で、ユーザシステムの電源を入れしないでください。故障の原因となります。
- 2) 本機は、CPU内部のデバッグ制御回路を外部から制御するものです。そのため以下の条件が満たされない場合、正しく動作しません。
 - * ユーザシステムとN-Wireケーブルが接続されていること。
 - * ユーザシステムの電源が投入され、CPUが正しく動作できる状態にあること。
- 3) ICE使用時は、ターゲットにおいて、RTCRST#信号がロウ・レベルからハイ・レベルに変化した時点でTRCEND/NWIREEN/HLDAK#端子が「1」であることが必要です。それが不可の場合は、CPUのHALTIMERシャットダウンが発生する前(通電後4秒以内)にICEを立ち上げてください。

機能上の注意

- 1) キャッシュをLOCKした状態でのデバッグは行えません。LOCKした場合、その領域でのブレークやステップ実行、メモリの書き換えが異常になる可能性があります。
- 2) ICEからのリセットや初期化では、CPU内臓周辺デバイスはリセットされません。
- 3) その他、KITのリリースノートを必ず参照ください。

CPU:VR4122のバージョンによる注意

VR4122:ES3より古いバージョンのCPUはエミュレーションできません。

以下は、ES3をICEする場合の注意事項です。

- 1) ChkRTE2.exeで設定するプロダクトとしては、**VR4122-TP(32BIT-ES3)**を選択してください。
- 2) JTAG/N-WireコネクタのA1ピンへTRCCLKの接続が必要です。この時、このCPU端子は、他の用途で使用することはできません。
- 3) ChkRTE2.exeでの接続テストでエラーがでる場合や、デバッグ中にハングアップする等不安定な動作が発生する場合は、RTE-1000-TP本体先端部のスイッチのNo.4をoffであればONに、ONであればOFFに切り替え、安定して動く方の設定でご使用ください。
- 4) JTAGクロックの周波数はVR4122のCPU動作クロックの1/8固定です。
 - > > ENVコマンドのjtagxxのパラメータは入力しても無効です。