

# ***RTE-2000-TP***

**ハードウェア・ユーザズ・マニュアル(Rev1.23)**

***RealTimeEvaluator***

## ■ ご注意

- 本書に関する著作権は株式会社マイダス・ラボが所有します。
- 本書は著作権法で保護されており弊社の文書による許可が無い限り複製、転載、改変等できません。
- 本製品は、万全の注意を持って作製されていますが、ご利用になった結果については、販売会社、及び、株式会社マイダス・ラボは一切の責任を負いかねますのでご了承ください。
- 本マニュアルに記載されている事柄は、予告なく変更されることがあります。

## ■ 商標について

- MS-Windows、Windows、MS、MS-DOSは米国マイクロソフト・コーポレーションの商標です。
- そのほか本書で取り上げるプログラム名、システム名、CPU名などは、一般に各メーカーの商標です。

## 改訂履歴

Rev. 1.00	2001-12-10	初版
Rev. 1.01	2001-12-27	以下の変更を実施 * E.MEMへの書込みイネーブル指定方法の変更 * 8Bit-ROMケーブルの変更
Rev. 1.02	2002-2-8	外部バストレー스基板の仕様改善
Rev. 1.10	2002-7-5	ケーブルの電氣的な条件パラメータの追記・訂正  * RTE-NEC/MICTOR38-2K * RTE-ARM/MICTOR38-2K * CBL-ROM16-2K
Rev. 1.20	2003-2-5	RTE-NEC/MICTOR38-2K-2に関する追記
Rev. 1.21	2003-6-18	RTE-NEC/MICTOR38-2K-2に関する追記
Rev. 1.22	2004-5-3	RTE-NEC/MICTOR38-2K-2:絶対定格値の追記
Rev. 1.23	2005-1-5	CBL-ROM16-2K:参考回路を更新

## 目次

1 . はじめに.....	5
2 . 主な特徴.....	6
3 . ハードウェア仕様.....	7
4 . システム構成.....	9
5 . 各部の名称と働き.....	10
6 . SW1, SW2の設定.....	12
7 . EXTコネクタ.....	13
8 . 設置手順.....	14
9 . ユーザシステムとの接続.....	15
10 . 電源投入 / 切断順序.....	17
電源投入順序.....	17
電源切断順序.....	17
11 . JTAG-IFケーブル : RTE-NEC/MICTOR38-2K.....	18
従来型(別名KELタイプ).....	18
高速型(別名MICTORタイプ).....	20
電気的な条件.....	22
JTAG信号.....	23
TRACE信号.....	24
12 . JTAG-IFケーブル : RTE-NEC/MICTOR38-2K-2.....	25
電気的な条件.....	28
JTAG信号.....	28
TRACE信号.....	28
13 . JTAG-IFケーブル : RTE-ARM/MICTOR38-2K.....	29
電気的な条件.....	30
14 . 標準ROMケーブル:CBL-ROM16-2K.....	31
信号線の種類.....	31
ピンの配置.....	31
基板側のコネクタの種類.....	32
物理的な配置(基板側).....	32
参考回路.....	32
JINH1-JP.....	32
電気的な条件.....	33
READサイクル・タイミング.....	34
WRITEサイクル・タイミング.....	35
15 . DIP32-ROM用アダプタ(ADP-STD16-DIP32).....	36

<b>16 . DIP40/42-ROM用アダプタ</b> .....	<b>37</b>
DIP40-ROM用アダプタ : ADP-STD16-DIP40.....	37
DIP42-ROM用アダプタ : ADP-STD16-DIP42.....	37
<b>APPENDIX.A 基板モジュールの組み込み方法</b> .....	<b>38</b>
<b>APPENDIX.B MEMモジュールの組み込み方法</b> .....	<b>39</b>
<b>APPENDIX.C ケーブルの外形寸法図</b> .....	<b>40</b>
RTE-NEC/MICTOR38-2K .....	40
RTE-NEC/MICTOR38-2K-2 .....	40
RTE-ARM/MICTOR38-2K .....	41
標準ROMケーブル(RTE-STD16-2K) .....	41
DIP-40/42-ROM用アダプタ (ADP-STD16-DIP32/40/42) .....	42
<b>APPENDIX.D 主なH/W製品の一覧(2003年2月現在)</b> .....	<b>43</b>

## 1. はじめに

RTE-2000-TPはJTAG接続方式の汎用型インサーキットエミュレータです。実プロセッサをオンボードの状態デバッグできますので、透過性の高い安定したエミュレーション機能を提供します。ハードウェアは最大6枚までのボードが実装できる本体と機能単位でモジュール化されたボードで構成され、自由に組み合わせることができます。また、各ボードはリプログラマブルなデバイスで構成され、将来の機能拡張への配慮と各種プロセッサの違いを吸収します。

KIT(KIT-xxxx-TP)はこれらのハードウェア情報と制御ソフトウェアがパッケージされたもので、プロセッサの品種ごとに用意されます。

本製品は数種の構成の異なった本体とオプション製品で構成されます。最初に添付の製品リストにしたがって内容品の確認を行ない、不足品がないことを確認してください。

本製品の構成内容を以下に示します。

- RTE-2000-TP-A-X : 項目1 - 5 が含まれます。
- RTE-2000-TP-B-X : 項目1 - 8 が含まれます。
- RTE-2000-TP-C-X : 項目1 - 5 + 項目6 - 8 は各2 が含まれます。

- |                               |        |
|-------------------------------|--------|
| 1. RTE-2000-TP本体              | 1      |
| 2. ユーザーズマニュアル(本書)             | 1冊     |
| 3. JTAG-IFケーブル                | 1      |
| 4. 電源(RTE-PS04:+5V 4.5A)      | 1個     |
| 5. KIT-XXXX-TP                |        |
| 対象プロセッサに依存したキットです。以下が含まれます。   |        |
| ・ RTE for Win32 Set Up CD-ROM |        |
| ・ ユーザーズマニュアル                  |        |
| ・ ライセンス設定シート                  |        |
| 6. エミュレーションメモリ基板              | 1(2)   |
| 7. 標準ROMケーブル                  | 1(2)   |
| 8. DIP40, DIP42アダプタ           | 各1(各2) |

以下は本製品を使用する上で必要なものですが本体には含まれませんので、別途購入してください。

- |                                     |             |
|-------------------------------------|-------------|
| 9. ホスト・インターフェース                     | <いずれか1種が必要> |
| ・ PCカード用インターフェイスキット                 |             |
| ・ DOS/V DeskTopPC ISAバス用インターフェイスキット |             |
| ・ DOS/V DeskTopPC PCIバス用インターフェイスキット |             |
| 10. デバッガ                            | <いずれか1種が必要> |
| ・ GHS Multi                         |             |
| ・ PARTNER/Win                       |             |

以下はオプションです。必要に応じてご購入ください。

- 11. エミュレーションメモリモジュール(メモリのみの追加モジュール:8M-byte単位)
- 12. エミュレーションメモリ基板(8/16-Bitバス単位)
- 13. 外部バストレーヌ基板(カスタム対応品)
- 14. その他

## 2. 主な特徴

### 高級言語デバッグ

Multi、及びPARTNERは共に、プログラム実行、ブレイクポイントの設定、変数のインスペクト等の操作が全てソース上で行える高機能な高級言語デバッグです。

### 容易な接続

ユーザシステムは指定したコネクタを用意するだけで、プロセッサを基板に実装した状態で従来のインサーキットエミュレータと同等のデバッグ機能を提供します。

### 透過性の高いエミュレーション機能

プロセッサに搭載されたデバッグ用の制御回路(DCU)を外部から制御する方式により、電気的なインターフェース上の問題を一掃した透過性の高いエミュレーション機能が提供されます。

### ROMエミュレーション機能

最大128Mバイト、64-BITバスまでのROMがエミュレーションできます。32ピンから42ピンまでのDIP形状のROMと、ROMを基板に搭載した状態でエミュレーションする為の拡張16bit-標準ROMコネクタ(max32M-byte)に対応したケーブルやアダプタが用意されています。アクセスタイムも35nS以下と高速です。

### リアルタイムトレース機能

組み込みシステムのデバッグで重宝するリアルタイムトレース機能を搭載しています。この機能はN-Wire-Traceの仕様に合致したトレース情報をメモリに取り込む手法を用い、キャッシュ内のプログラム実行もトレース表示できます。また、オプションにより外部バスのトレース機能を追加することができます。(カスタム対応です)

### 高い製品構成の自由度と拡張性

機能モジュールをユニット化することでニーズにマッチした構成が構築可能で、後からの追加も容易です。また、各ユニットは起動時にハードウェア情報をダウンロードする方式とすることで、将来の機能追加にも対応できます。

### 3 . ハードウェア仕様

#### JTAG-N-Wire基板・モジュール部

対象CPU	V831/2 NB85E/NU85E VR5432, VR5500, VR7701 VR4122, VR4131, VR4181A MIPS32/4Kc ARM946E-S, ...more
*1	
エミュレーション機能	
CPU動作周波数	対象プロセッサに依存
インターフェース	JTAG/EJTAG/N-Wire等各種対応
JTAG-CLK	100K - 50MHz(対象プロセッサに依存)
*2 動作電圧	1.8V - 5V
電氣的条件	LV-TTL
ブレーク機能	
H/Wブレークポイント(実行アドレス)	対象プロセッサに依存
S/Wブレークポイント	1 0 0
アクセスイベントによるブレーク設定	対象プロセッサに依存
ステップブレーク	可
マニュアルブレーク	可
外部信号によるブレーク	対象プロセッサに依存
トレース機能	
*3 トレースデータバス幅	4 - 16bit (48Bit)
トレースメモリ容量	256K-word
*3 トレースクロック周波数	133MHz (200MHz)
トレースディレイサイクル数	0 - 3FFFF
タイムタグ(時間計測)	100nS - 30h
実行アドレスによるトリガ設定	対象プロセッサに依存
データアクセスによるトリガ設定	対象プロセッサに依存
外部信号の取り込みとトリガ設定	可
実行アドレスによる開始・終了設定	対象プロセッサに依存
データトレース条件設定	対象プロセッサに依存
逆アセンブルトレース表示	可
端子マスク機能	対象プロセッサに依存

備考：\*1:今後も品種は追加されます。

\*2:2.3V以下でご使用の場合はJTAG-IFケーブルのDC特性にご注意ください。電氣的に整合しない場合があります。

\*3: ()内はOPTIONの高速N-Wireケーブル (RTE-NEC/MICTOR38-2K-2) を使用した場合の仕様です。



**EMEM基板・モジュール部**

ROMエミュレーション機能		
*1	メモリ容量	8M - 32M <sup>1</sup> 1t
	アドレスアクセスタイム	max35nS(1 <sup>1</sup> -ストローク:30nS)
*2	動作電圧	1.8V - 5V
	電氣的条件	LV-TTL,5Vトリアント
	ブロック内マップ機能 ( USER/EMEM ) の単位	64K-Word
	RAMとして使用	可
	エミュレーション可能なROMの容量(bit)	
*3	DIP-32pin-ROM(8bit-bus)	1M,2M,4M,8M(27C010/020/040/080)
*3	DIP-40pin-ROM(16bit-bus)	1M,2M,4M(27C1028/2048/4096)
*3	DIP-42pin-ROM(16bit-bus)	8M,16M(27C8000/16000)
	16bit-標準ROM(16bit-bus)	1M,2M,4M,8M,16M,32M,64M,128M,256M(max32M-Byte)
	バス幅指定(bit)	8/16/32/64

- 備考：\*1:このモジュールは最大4枚まで実装でき、その時の最大容量は128M<sup>1</sup> 1tです。  
 32-bit幅では2枚、64-Bit幅では4枚必要です。8-Bitバス幅のROMでは、ROM 1 個に 1 枚必要です。  
 \*2:2.3V以下で使用する場合はROMケーブルのDC特性に注意ください。電氣的に整合しない場合があります。  
 \*3:DIPタイプのソケット用にはアダプタが用意されています。



**ROMケーブルはRTE-2000-TP用のケーブル(CBL-xxxx-2K)をご使用ください。従来機種用のケーブルでの動作は保証しません。**

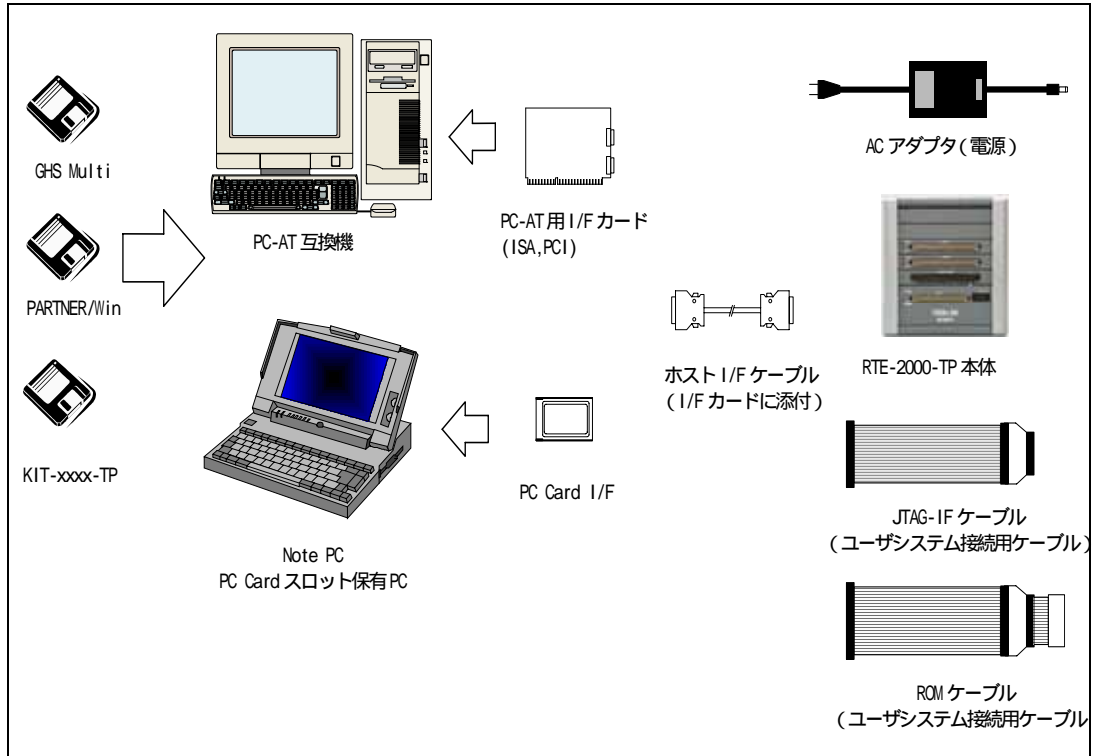
**外部バストレー스基板・モジュール部**

外部バストレース		
	チャンネル総数	80ch(max)
*3	ADDR	32(64)
*3	Data	32(64)
	etc(内CLKソース数)	16(8)
*4	サンプリングサイクル周波数(max)	100-133MHz

- 備考：ユーザ I F は個別ユーザ向け・カスタム対応が原則です。  
 \*3:( )内は、アドレスとデータを別々に取り込んだ場合のch数です。  
 \*4:サンプリング周波数の上限は、ユーザ I F ボードに依存します。

## 4. システム構成

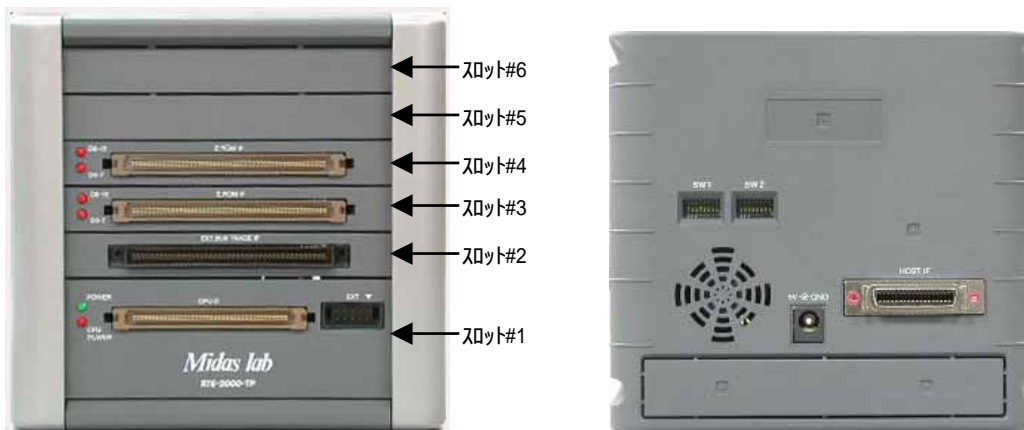
本製品の主な構成を以下に示します。



- |                        |  |
|------------------------|--|
| GHS-Multi, PARTNER/Win | : 高級言語デバッガ                               |
| KIT-xxxx-TP            | : プロセッサに依存した制御ソフトとハード情報                  |
| PC                     | : Windowsに対応したPC                         |
| PC-AT用I/Fカード           | : PC-AT互換機-ISAバスまたは、PCIバスに対応したカード        |
| PC-Card I/F            | : Type2カード(PCMCIA Ver2.1/JEIDA Ver4.2以上) |
| ホストI/Fケーブル             | : ホストカードと本機を接続するケーブル                     |
| ACアダプタ                 | : 専用の電源(RTE-PS04)                        |
| RTE-2000-TP            | : 本体 (各種基板モジュールを含みます)                    |
| JTAG-IFケーブル            | : デバッグ対象のユーザシステムとの接続ケーブル                 |
| ROMケーブル                | : ROMをエミュレーションするためのケーブル                  |

## 5 . 各部の名称と働き

この章では、RTE-2000-TPの概観を示し、各部の名称と機能について説明します。  
(写真は、RTE-2000-TP-C-xに外部バストレー스基板を実装した状態のものです。)



< 前面側 >

< 背面側 >

### スロット#1 - 6

#### スロット#1

JTAG/N-Wire-IF基板が実装されます。(出荷時に実装済み)

#### スロット#2

オプション・モジュール実装用のスロットです。外部バストレース基板を実装する場合はこのスロットに実装してください。

#### スロット#3 -6

エミュレーション・メモリ基板を実装するスロットです。下段の#3より順番に実装してください。

### JTAG/N-Wire-IF基板モジュール(スロット#1)

#### POWER(LED)

本機に電源が入っている時に点灯します。

#### USER POWER(LED)

JTAG-IFケーブルを介し接続されているユーザシステムに電源が入っている時に点灯します。

#### CPU-IF

JTAG-IFケーブルを接続するためのコネクタです。

#### EXT

外部と信号を入出力するためのコネクタです。

### 外部バストレース基板・モジュール(スロット#2)

#### EXT. BUS TRACE IF

外部バストレース用ケーブルを接続するためのコネクタです。

### EMEM基板・モジュール(スロット#3 - 6)

#### E.ROM IF

ROMケーブルを接続するためのコネクタです。

#### DO - 7(LED)

ROMケーブルを介し接続されているユーザシステムに電源が入っている時に点灯します。

D8 - 15(LED)

ROMケーブルを介し接続されているユーザシステムに電源が入っている時に点灯します。



この2つのLEDは16-Bit系のケーブルでは2個同時に点灯し、ADP-STD16-DIP32を使用時も同様です。(2個点灯します)



EMEM基板・モジュールはスロット#3から上段に向けて順番に実装してください。ROMxコマンドの番号とモジュールの対応は以下の通りです。

ROM1コマンド ...スロット#3に実装したEMEM基板・モジュール

ROM2コマンド ...スロット#4に実装したEMEM基板・モジュール

ROM3コマンド ...スロット#5に実装したEMEM基板・モジュール

ROM4コマンド ...スロット#6に実装したEMEM基板・モジュール

**電源ジャック**

電源供給用のコネクタです。付属の電源のプラグを挿入することで通電します。



付属のACアダプタ(RTE-PS04:+5V, 4.5A)以外を電源ジャックに接続しないでください。

**PC (ホスト) 接続コネクタ (HOST)**

PC (ホスト) へ接続するためのコネクタです。ホストI/Fケーブルを接続します。

**モード設定用スイッチ**SW1, SW2

ICE本体やエミュレーション機能のモードを設定するためのスイッチです。

KIT-xxxx-TPのマニュアルを参照し、特に指定がない場合、全て"OFF"の状態でご使用ください。

## 6 . SW1, SW2の設定

各種KITに共通した SW1, SW2の割り付けを以下に示します。

現状、特にアサインされたものはありませんので、KITのマニュアルを参照してください。

SW1	シンボル	機能	初期値
1	Reserved		OFF
2	Reserved		OFF
3	Reserved		OFF
4	Reserved		OFF
5	Reserved		OFF
6	Reserved		OFF
7	Reserved		OFF
8	Reserved		OFF

SW2	シンボル	機能	初期値
1	Reserved		OFF
2	Reserved		OFF
3	Reserved		OFF
4	Reserved		OFF
5	Reserved		OFF
6	Reserved		OFF
7	Reserved		OFF
8	Reserved		OFF

備考:SW1, SW2は本体の背面部にあります。

## 7 . EXTコネクタ

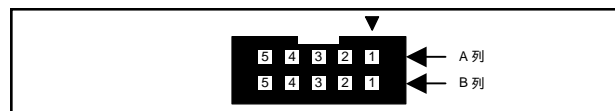
EXTコネクタの仕様を以下に示します。

ピン番号(上段)	信号名	入出力	内容
A1	RSV- IN0	入力	KITに依存します。(1K でプルアップ)
A2	RSV- IN1	入力	KITに依存します。(1K でプルアップ)
A3	RSV- OUT	出力	KITに依存します。(1K でプルアップ)
A4	RESETOUT-	出力	リセット出力。RESETコマンドで約50mSのローパルスを出力します。(オープンコレクタ出力、1K でプルアップ)
A5	G N D	--	シグナルグランド
ピン番号(下段)	信号名	入出力	内容
B1	EXI0	入力	外部入力信号#0 (1K でプルアップ) エッジ検出可能
B2	EXI1	入力	外部入力信号#1 (1K でプルアップ)
B3	EXI2	入力	外部入力信号#2 (1K でプルアップ)
B4	EXI3	入力	外部入力信号#3 (1K でプルアップ)
B5	TRG-	出力	トリガ出力。トレーストリガを検出するとローレベルになります。(オープンコレクタ出力、1K でプルアップ)

### 補足事項：

- 1 . EXI0-3の入力は、LV-TTLレベルです。
- 2 . EXI0は、トレースのトリガとして、エッジ検出の指定ができます。
- 3 . EXI0-3は、トレース情報としてメモリに取り込みます。
- 4 . プルアップは、JTAG- IFの-VCCIOと同電位に対し接続されています。

### ピン配置：



JEXTピン配置

### 適合コネクタ：

10pinのコネクタ : オムロン株式会社 XG4M-1031 (相当品可)

1pin単位のジャンパケーブル : ITT Pomona Electronics 4741-12-0 (相当品可)

## 8 . 設置手順

以下にRTE-2000-TPの設置手順を示します。

### 1 . インターフェースカードのインストール

各インターフェースカードのマニュアルを参照してください。

### 2 . 『RTE for WIN32』のインストール

『RTE for WIN32』のマニュアルを参照してください。



**この時、ChkRTE2.EXEはまだ起動しないでください。**

### 3 . RTE-2000-TPのインストール

通常、出荷時オプションモジュールは実装されていますが、追加のモジュールがある場合は、APPENDIX.Aを参照して実装してください。

### 4 . RTE-2000-TPの接続

RTE-2000-TPとホストとインターフェースするカードをホストインターフェースケーブルで接続してください。また、ACアダプタを接続できる状態にしておいてください。

### 5 . ユーザシステムとの接続

8章を参照してください。

### 6 . 電源の投入

9章を参照してください。

### 7 . 『RTE for WIN32』の設定

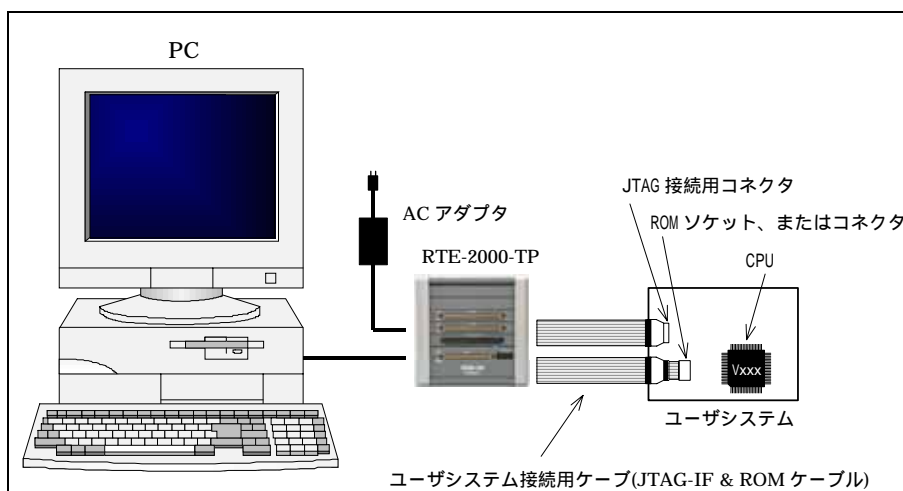
ChkRTE2.EXEを起動して、パラメータを設定します。

『RTE for Win32』のマニュアルと個別のKIT-xxxx-TPのマニュアルを参照してください。

### 8 . デバッガの起動

デバッガのマニュアルを参照してください。

接続例を以下に示します。



## 9 . ユーザシステムとの接続

ユーザシステムとの接続は、下記の通り行ってください。

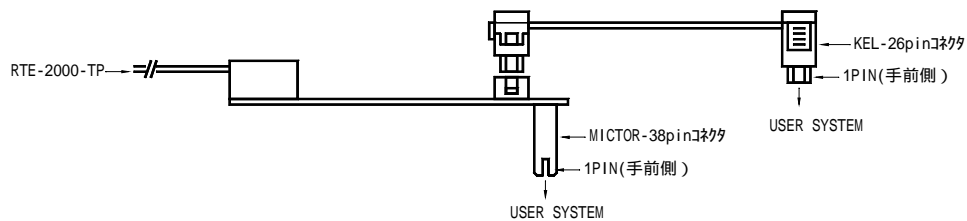
### JTAG-IFケーブルの接続

JTAG-IFケーブルで本機とユーザシステムを接続します。

- ・ RTE-2000-TP側はJTAG/N-Wire基板モジュールのCPU-IFに接続します。
- ・ ユーザシステム側の接続方法を以下に示します。

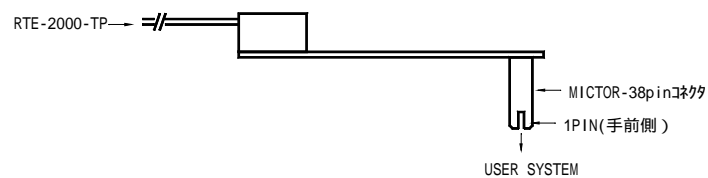
RTE-NEC/MICTOR38-2Kの先端部を以下に示します。

添付のケーブルはKELのコネクタを使用したユーザシステムに接続する場合のものです。先端部の上部のコネクタに装着してご使用ください。MICTORコネクタの場合は、先端部を直接ユーザシステムのコネクタに接続ください。



RTE-NEC/MICTOR38-2Kの先端図

RTE-ARM/MICTOR38-2K, RTE-NEC/MICTOR38-2K-2の先端部を以下に示します。先端部を直接ユーザシステムのコネクタに接続ください。



RTE-ARM/MICTOR38-2K, RTE-NEC/MICTOR38-2K-2の先端図



**ROMケーブルの接続**

本機とユーザシステムをROMケーブルで接続します。(必要に応じてアダプタを使用)

- ・ RTE-2000-TP側はE.MEM基板モジュールのROM-IFに接続します。
- ・ ユーザシステム側の接続方法を以下に示します。

< CBL-STD16-2K (DIP-40, DIP42アダプタ使用時も同様です) >

16-bitのROM用のケーブルです。EMEM基板モジュールの数だけ使用できます。

2個以上で32-Bit以上のバス幅を構成しているシステムの場合は、以下の通り接続してください。

32-bitバス

D0 - D15 :スロット#3のEMEM基板に接続

D16 - D31 :スロット#4のEMEM基板に接続

または、

D0 - D15 :スロット#5のEMEM基板に接続

D16 - D31 :スロット#6のEMEM基板に接続

64-bitバス

D0 - D15 :スロット#3のEMEM基板に接続

D16 - D31 :スロット#4のEMEM基板に接続

D32 - D47 :スロット#5のEMEM基板に接続

D48 - D63 :スロット#6のEMEM基板に接続

< ADP-STD-DIP32使用時 >

8-bitのDIP-32pinROM用のアダプタはCBL-STD16-2Kの先端に取付けて使用します。EMEM基板モジュールの数だけ使用できます。

2個以上で16-Bit以上のバス幅を構成しているシステムの場合は、以下の通り接続してください。

16-bitバス

D0 - D7 :スロット#3のEMEM基板に接続

D8 - D15 :スロット#4のEMEM基板に接続

または、

D0 - D7 :スロット#5のEMEM基板に接続

D8 - D15 :スロット#6のEMEM基板に接続

32-bitバス

D0 - D7 :スロット#3のEMEM基板に接続

D8 - D15 :スロット#4のEMEM基板に接続

D16 - D23 :スロット#5のEMEM基板に接続

D24 - D31 :スロット#6のEMEM基板に接続



1M-bit以上の32pinROMでは、ピン・アサインが2種類あります。使用するROMに合わせてアダプタ基板上のジャンパを設定してください。

(参照 14 . DIP32-ROM用アダプタ(ADP-STD16-DIP32))

## 10．電源投入／切断順序

電源の投入／切断は、全ての設置（ケーブルの接続等）が完了した後、下記の順番で行ってください。

### 電源投入順序

- 1．ホストシステムの電源を入れます。
- 2．RTE-2000-TPの電源を入れます（RTE-2000-TPの電源ジャックにRTE専用のACアダプタを接続します）。
- 3．ユーザシステムの電源を入れます。
- 4．デバッグを起動します。

### 電源切断順序

- 1．デバッグを終了します。
- 2．ユーザシステムの電源を切ります。
- 3．RTE-2000-TPの電源を切ります（RTE-2000-TPからACアダプタを抜きます）。
- 4．ホストシステムの電源を切ります。



**RTE-2000-TPの電源が切れている状態で、ユーザシステムの電源を入れないでください。故障の原因となります。**

## 1 1 . JTAG-IFケーブル : RTE-NEC/MICTOR38-2K

RTE-NEC/MICTOR38-2KはNEC製CPUをICEする場合のJTAG-IFケーブルです。以下に共通仕様を示します。対象プロセッサによって個別に定義される信号がありますので、実際にコネクタを用意する場合はキットの資料も必ず参照してください。

### 従来型(別名KELタイプ)

従来型のKEL社のコネクタを使用したインタフェースの仕様を記します。KIT-xxxx-TPに高速型の仕様が掲載されている場合は、高速型のコネクタの使用を推奨します。

#### <ピン配置表>

Pin番号	接続信号名	入出力 (User Side)	標準的な処理 (User Side)
A1	TRCCLK	Output	22 - 33 シリーズ抵抗 (推奨)
A2	TRCDATA0	Output	22 - 33 シリーズ抵抗 (推奨)
A3	TRCDATA1	Output	22 - 33 シリーズ抵抗 (推奨)
A4	TRCDATA2	Output	22 - 33 シリーズ抵抗 (推奨)
A5	TRCDATA3	Output	22 - 33 シリーズ抵抗 (推奨)
A6	TRCEND	Output	22 - 33 シリーズ抵抗 (推奨)
A7	DDI	Input	4.7K - 10K プルアップまたはプルダウン
A8	DCK	Input	4.7K - 10K プルアップまたはプルダウン
A9	DMS	Input	4.7K - 10K プルアップまたはプルダウン
A10	DDO	Output	22 - 33 シリーズ抵抗 (推奨)
A11	DRST-	Input	4.7K - 50K プルダウン
A12	Reserve	-----	(KIT依存)
A13	Reserve	-----	(KIT依存)

Pin番号	接続信号名	入出力 (User Side)	処理 (User Side)
B1-B10	GND	-----	GNDに接続
B11	Reserve	-----	(KIT依存)
B12	Reserve	-----	(KIT依存)
B13	VCC10	-----	CPUの外部バス用電源に接続

備考:入出力 (User Side) はユーザ基板側での方向です。

< コネクタの型番 >

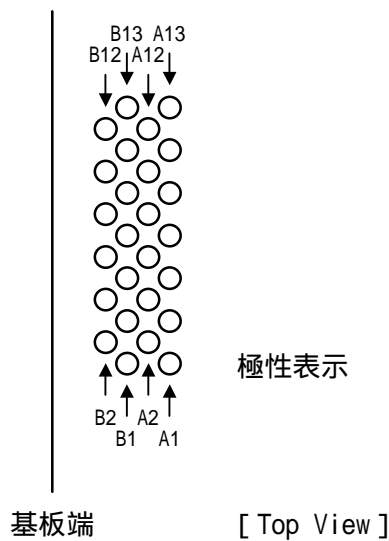
- メーカー : KEL
- 型番 : 8830E-026-170S (ストレート)
- 8830E-026-170L (ライト・アングル)
- 8831E-026-170L (ライト・アングル、固定金具付き)

< 配線と配線長 >

1. バッファ、またはCPUからコネクタまでの配線は極力短くなるようにしてください。  
100mm以下を推奨します。
2. CPUからの出力信号は、CPUのIOと同一電源を供給した高速CMOSバッファを介しコネクタへ接続することを推奨します。

< 基板レイアウト図 >

基板上的コネクタの物理的なレイアウトを以下に示します。



注意：実際に配置する場合は、コネクタの寸法資料に基づき、設計してください。

**高速型(別名MICTORタイプ)**

高速型のMICTORコネクタを使用したインタフェースの仕様を記します。KIT-xxxx-TPに高速型の仕様が掲載されている場合は、高速型のコネクタの使用を推奨します。

## &lt;ピン配置表&gt;

Pin番号	接続信号名	入出力 (User Side)	処理(User Side)
1	GND	---	GNDに接続
3(A8)	DCK	Input	4.7K - 10K プルアップまたはプルダウン
5(A9)	DMS	Input	4.7K - 10K プルアップまたはプルダウン
7(A7)	DDI	Input	4.7K - 10K プルアップまたはプルダウン
9(A10)	DDO	Output	22 - 33 シリーズ抵抗 (推奨)
11	Reserved 1		Open
13	Reserved 2		Open
15	Reserved 3		Open
17(A1)	TRCLK	Output	22 - 33 シリーズ抵抗 (推奨)
19(A6)	TRCEND	Output	22 - 33 シリーズ抵抗 (推奨)
21(A2)	TRCDATA0	Output	22 - 33 シリーズ抵抗 (推奨)
23(A3)	TRCDATA1	Output	22 - 33 シリーズ抵抗 (推奨)
25(A4)	TRCDATA2	Output	22 - 33 シリーズ抵抗 (推奨)
27(A5)	TRCDATA3	Output	22 - 33 シリーズ抵抗 (推奨)
29	TRCDATA4	Output	(KIT依存)
31	TRCDATA5	Output	(KIT依存)
33	TRCDATA6	Output	(KIT依存)
35	TRCDATA7	Output	(KIT依存)
37	GND	---	GNDに接続

Pin番号	接続信号名	入出力 (User Side)	処理(User Side)
2	GND	---	GNDに接続
4(B13)	VCCIO	---	CPUのIO系電源に接続 (電源監視用)
6(A11)	DRST-	Input	4.7K - 50K プルダウン
8(A12)	PORT1_OUT	Input	(KIT依存)
10(A13)	PORT2_OUT	Input	(KIT依存)
12	PORT3_OUT	Input	(KIT依存)
14(B11)	PORT1_IN	Output	(KIT依存)
16(B12)	PORT2_IN	Output	(KIT依存)
18	PORT3_IN	Output	(KIT依存)
20	TRCCE	Input	(KIT依存)
22	TRCDATA8	Output	(KIT依存)
24	TRCDATA9	Output	(KIT依存)
26	TRCDATA10	Output	(KIT依存)
28	TRCDATA11	Output	(KIT依存)
30	TRCDATA12	Output	(KIT依存)
32	TRCDATA13	Output	(KIT依存)
34	TRCDATA14	Output	(KIT依存)
36	TRCDATA15	Output	(KIT依存)
38	GND	---	GNDに接続

備考：()内はKELタイプのコネクタの相当ピンです。

入出力 (User Side) はユーザ基板側での方向です。

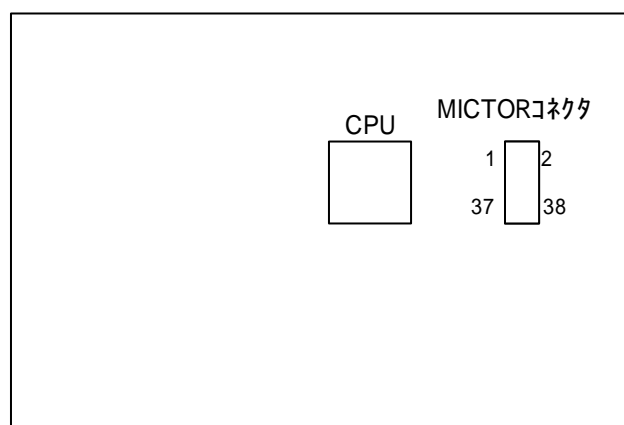
## &lt; コネクタの型番 &gt;

メーカー : AMP社  
型番 : 2-767004-2 (レセプタクル)

## &lt; 基板レイアウト &gt;

基板上的コネクタの物理的なレイアウト図を以下に示します。

- ・ コネクタはデバイス側が奇数ピンになる方向でレイアウトしてください。
- ・ コネクタまでの配線長は50mm以下にしてください。
- ・ クロック信号はシールドしてください。
- ・ コネクタの偶数側方向にはケーブル先端の基板がきます。この下になる部分には10mm以上の高さの部品を配置しないでください。



注意：実際に配置する場合は、コネクタの寸法資料に基づき、設計してください。

**電気的な条件**

## Absolute Maximum Ratings

Parameter	Symbol	Rating	Unit
Supply voltage	$V_{DD}$	-0.5~+5.5	V
Input voltage	$V_I$	-0.5~+5.5	V
Operating temperature	$T_A$	+5~+35	°C

Note: The  $V_{DD}$  is power voltage on target( = VCC10 of JTAG-IF)

Capacitance ( $T_A=25^\circ\text{C}$ )

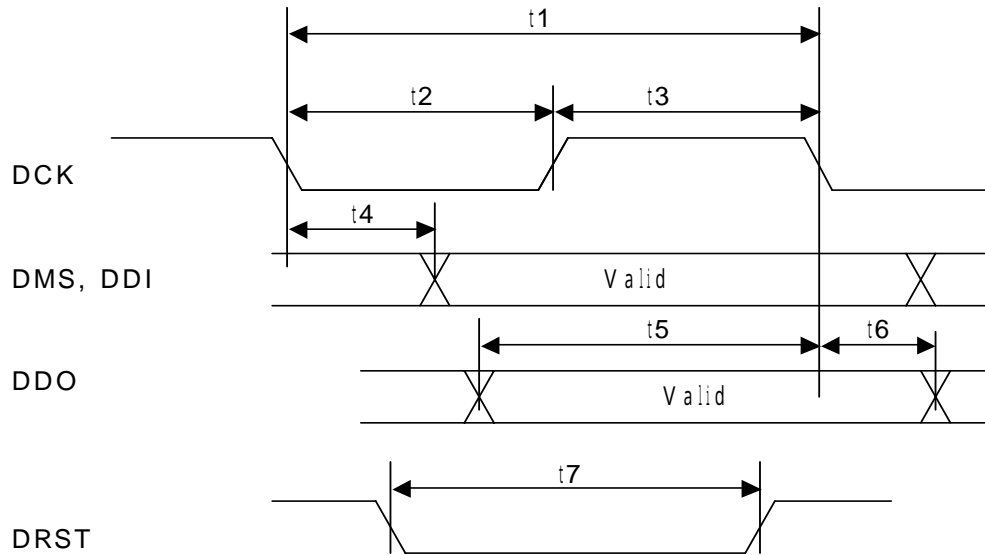
Parameter	Symbol	MIN	TYP	MAX	Unit
Input capacitance	$C_i$			50	$\rho\text{F}$
Output capacitance	$C_o$			50	$\rho\text{F}$

DC Characteristics ( $T_A=+5^\circ\text{C}\sim+35^\circ\text{C}$ ,  $1.8\text{V}<V_{DD}\leq 5.0\text{V}$ ):  $V_{DD}=VCC10$  of JTAG-IF

Parameter	Symbol	Condition		MIN	TYP	MAX	Unit
			$V_{DD}(\text{V})$				
Input Voltage high	$V_{IH}$			1.7		5.5	V
Input Voltage low	$V_{IL}$					0.7	V
Output Voltage high	$V_{OH}$	$I_{OH} = -100\mu\text{A}$		$V_{DD}-0.2$			V
		$I_{OH} = -4\text{mA}$	1.8	1.2		V	
		$I_{OH} = -8\text{mA}$	2.3	1.75		V	
		$I_{OH} = -12\text{mA}$	3	2.3		V	
Output Voltage low	$V_{OL}$	$I_{OL} = 100\mu\text{A}$				0.2	V
		$I_{OL} = 4\text{mA}$	1.65			0.45	V
		$I_{OL} = 8\text{mA}$	2.3			0.55	V
		$I_{OL} = 12\text{mA}$	3.0			0.7	V
Input leakage current high	$I_{LIH}$	$V_I=3.6$	3.6			2.5	$\mu\text{A}$
Input leakage current low	$I_{LIL}$	$V_I=0\text{V}$	3.6			-15	$\mu\text{A}$
Output leakage current high	$I_{LOH}$	$V_O=V_{DD}$	3.6			10	$\mu\text{A}$
Output leakage current low	$I_{LOL}$	$V_O=0\text{V}$	3.6			-10	$\mu\text{A}$
Output current high	$I_{OH}$		1.8-1.95			-4	mA
			2.3-2.7			-8	mA
			3.0-3.6			-12	mA
Output current low	$I_{OL}$		1.8-1.95			4	mA
			2.3-2.7			8	mA
			3.0-3.6			12	mA
VDD current	$I_{VDD}$		5.0			2.5	mA

**JTAG信号**

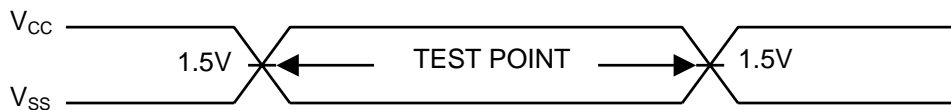
Timing diagram



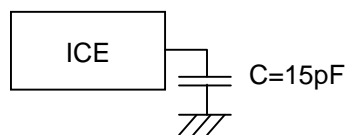
AC Characteristics ( $T_A = +5^{\circ}\text{C} \sim +35^{\circ}\text{C}$ ,  $1.8\text{V} < V_{DD} \leq 5.0\text{V}$ ):  $V_{DD} = V_{CC10}$  of JTAG-IF

Parameter	Symbol	Min	Max	Unit	Remarks
DCK Cycle Width	t1	40		nS	
DCK Cycle Low Width	t2	17	23	nS	
DCK Cycle High Width	t3	17	23	nS	
Tdly:DCK->DDI,DMS	t4		8.5	nS	
Tsu:DDO/DCK	t5	13.5		nS	
Thold:DDO/DCK	t6	0		nS	
DRST Low Width	t7	1000		nS	

AC input/output waveforms



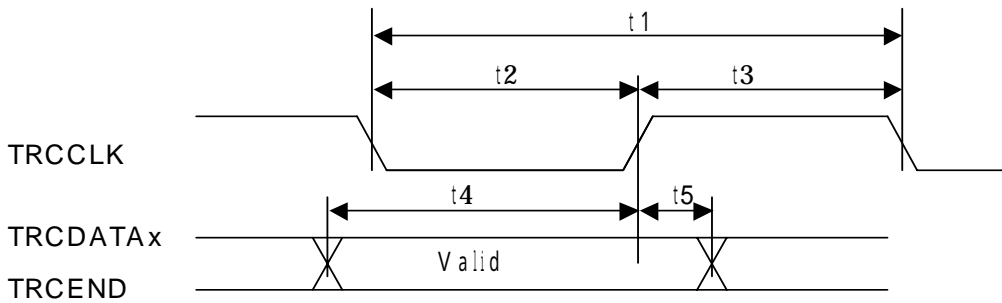
Load condition





**TRACE信号**

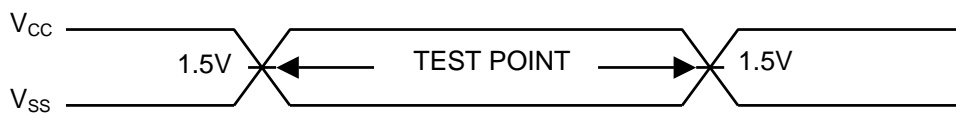
Timing diagram



AC Characteristics ( $T_A = +5^\circ\text{C} \sim +35^\circ\text{C}$ ,  $1.8\text{V} < V_{DD} \leq 5.0\text{V}$ ):  $V_{DD} = V_{CC10}$  of JTAG-IF

Parameter	Symbol	Min	Max	Unit	Remarks
TRCCLK Cycle Width	t1	7.5		nS	
TRCCLK Cycle Low Width	t2	3		nS	
TRCCLK Cycle High Width	t3	3		nS	
Tsu:TRCDATA,../ TRCCLK	t4	3/5/7/ 9		nS	typical value is 7nS. Adjustment range: -> 3 - 9nS(Optional)
Thold:TRCDATA,../ TRCCLK	t5	0		nS	

AC input waveforms



## 1 2 . JTAG-IFケーブル : RTE-NEC/MICTOR38-2K-2

RTE-NEC/MICTOR38-2K-2はNEC製CPUをICEする為の超高速JTAG-IFケーブルです。最大48-Bit, 200MHzまでのトレースに対応します。以下に共通仕様を示します。対象プロセッサによって個別に定義される信号がありますので、実際にコネクタを用意する場合はキットの資料を必ず参照してください。また、このケーブルは一部の高速なプロセッサのみしか対応していませんので、対応の有無についてもキットのマニュアルを参照ください。

インタフェースの仕様を以下に記します。

<ピン配置表>

### コネクタ1

Pin番号	接続信号名	入出力 (User Side)	処理(User Side)
1	GND	---	GNDに接続
3	DCK	Input	4.7K - 10K ブルアップまたはブルダウン
5	DMS	Input	4.7K - 10K ブルアップまたはブルダウン
7	DDI	Input	4.7K - 10K ブルアップまたはブルダウン
9	DDO	Output	22 - 33 シリーズ抵抗 (推奨)
11	Reserved 1		Open
13	Reserved 2		Open
15	Reserved 3		Open
17	TRCCLK	Output	22 - 33 シリーズ抵抗 (推奨)
19	TRCEND	Output	22 - 33 シリーズ抵抗 (推奨)
21	TRCDATA0	Output	22 - 33 シリーズ抵抗 (推奨)
23	TRCDATA1	Output	22 - 33 シリーズ抵抗 (推奨)
25	TRCDATA2	Output	22 - 33 シリーズ抵抗 (推奨)
27	TRCDATA3	Output	22 - 33 シリーズ抵抗 (推奨)
29	TRCDATA4	Output	(KIT依存)
31	TRCDATA5	Output	(KIT依存)
33	TRCDATA6	Output	(KIT依存)
35	TRCDATA7	Output	(KIT依存)
37	GND	---	GNDに接続

Pin番号	接続信号名	入出力 (User Side)	処理(User Side)
2	GND	---	GNDに接続
4	VCCIO	---	CPUのIO系電源に接続 (電源監視用)
6	DRST-	Input	4.7K - 50K ブルダウン
8	PORT1_OUT	Input	(KIT依存)
10	PORT2_OUT	Input	(KIT依存)
12	PORT3_OUT	Input	(KIT依存)
14	PORT1_IN	Output	(KIT依存)
16	PORT2_IN	Output	(KIT依存)
18	PORT3_IN	Output	(KIT依存)
20	TRCCE	Input	(KIT依存)
22	TRCDATA8	Output	(KIT依存)
24	TRCDATA9	Output	(KIT依存)
26	TRCDATA10	Output	(KIT依存)
28	TRCDATA11	Output	(KIT依存)
30	TRCDATA12	Output	(KIT依存)
32	TRCDATA13	Output	(KIT依存)
34	TRCDATA14	Output	(KIT依存)
36	TRCDATA15	Output	(KIT依存)
38	GND	---	GNDに接続

## コネクタ 2

Pin番号	接続信号名	入出力 (User Side)	処理 (User Side)
1	GND		GNDに接続
3	TRCDATA16	Output	22 - 33 シリーズ抵抗 (推奨)
5	TRCDATA17	Output	22 - 33 シリーズ抵抗 (推奨)
7	TRCDATA18	Output	22 - 33 シリーズ抵抗 (推奨)
9	TRCDATA19	Output	22 - 33 シリーズ抵抗 (推奨)
11	TRCDATA20	Output	22 - 33 シリーズ抵抗 (推奨)
13	TRCDATA21	Output	22 - 33 シリーズ抵抗 (推奨)
15	TRCDATA22	Output	22 - 33 シリーズ抵抗 (推奨)
17	TRCDATA23	Output	22 - 33 シリーズ抵抗 (推奨)
19	TRCDATA24	Output	22 - 33 シリーズ抵抗 (推奨)
21	TRCDATA25	Output	22 - 33 シリーズ抵抗 (推奨)
23	TRCDATA26	Output	22 - 33 シリーズ抵抗 (推奨)
25	TRCDATA27	Output	22 - 33 シリーズ抵抗 (推奨)
27	TRCDATA28	Output	22 - 33 シリーズ抵抗 (推奨)
29	TRCDATA29	Output	22 - 33 シリーズ抵抗 (推奨)
31	TRCDATA30	Output	22 - 33 シリーズ抵抗 (推奨)
33	TRCDATA31	Output	22 - 33 シリーズ抵抗 (推奨)
35	---	---	Open
37	GND		GNDに接続

Pin番号	接続信号名	入出力 (User Side)	処理 (User Side)
2	GND		GNDに接続
4	TRCDATA32	Output	22 - 33 シリーズ抵抗 (推奨)
6	TRCDATA33	Output	22 - 33 シリーズ抵抗 (推奨)
8	TRCDATA34	Output	22 - 33 シリーズ抵抗 (推奨)
10	TRCDATA35	Output	22 - 33 シリーズ抵抗 (推奨)
12	TRCDATA36	Output	22 - 33 シリーズ抵抗 (推奨)
14	TRCDATA37	Output	22 - 33 シリーズ抵抗 (推奨)
16	TRCDATA38	Output	22 - 33 シリーズ抵抗 (推奨)
18	TRCDATA39	Output	22 - 33 シリーズ抵抗 (推奨)
20	TRCDATA40	Output	22 - 33 シリーズ抵抗 (推奨)
22	TRCDATA41	Output	22 - 33 シリーズ抵抗 (推奨)
24	TRCDATA42	Output	22 - 33 シリーズ抵抗 (推奨)
26	TRCDATA43	Output	22 - 33 シリーズ抵抗 (推奨)
28	TRCDATA44	Output	22 - 33 シリーズ抵抗 (推奨)
30	TRCDATA45	Output	22 - 33 シリーズ抵抗 (推奨)
32	TRCDATA46	Output	22 - 33 シリーズ抵抗 (推奨)
34	TRCDATA47	Output	22 - 33 シリーズ抵抗 (推奨)
36	---	---	Open
38	GND	Output	GNDに接続

備考：入出力 (User Side) はユーザ基板側での方向です。



コネクタ 1 は RTE-NEC/MICTOR38-2K と互換です。

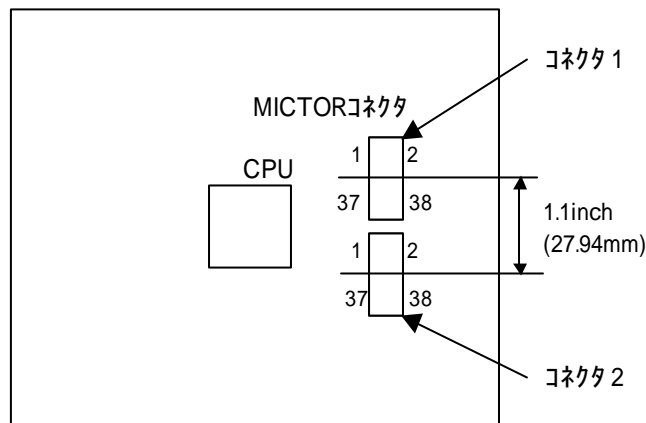
## &lt; コネクタの型番 &gt;

メーカー : AMP社  
 型番 : 2-767004-2 (レセプタクル)

## &lt; 基板レイアウト &gt;

基板上的コネクタの物理的なレイアウト図を以下に示します。

- ・ コネクタはデバイス側が奇数ピンになる方向でレイアウトしてください。
- ・ コネクタまでの配線長は50mm以下にしてください。
- ・ クロック信号はシールドしてください。
- ・ コネクタの偶数側方向にはケーブル先端の基板がきます。この下になる部分には7mm以上の高さの部品を配置しないでください。



注意：実際に配置する場合は、コネクタの寸法資料に基づき、設計してください。

## &lt; ICE接続時の注意 &gt;

- ・ ケーブルの先端の裏面には、2本の支柱(10mm)が取り付けられています。邪魔になる場合は、取り外し、添付のナットでネジを仮固定し紛失しないようにしてください。また、高さが不足する場合は、添付のネジを支柱にねじ込み、ネジ途中のナットで高さを調整して固定してください。
- ・ ケーブル先端の基板とユーザシステムの基板の実装部品との間が7mm以上のクリアランスが確保できない場合は、延長コネクタ(Option:EXT-MICTOR38)をご使用ください。これにより、プラス約12mmのクリアランスが確保できます。

**電気的な条件**

以下の絶対定格を除き、RTE-NEC/MICTOR38-2Kに準じます。

Absolute Maximum Ratings

Parameter	Symbol	Rating	Unit
Supply voltage	$V_{DD}$	-0.5~+3.6	V
Input voltage	$V_I$	-0.5~+3.6	V
Operating temperature	$T_A$	+5~+35	°C

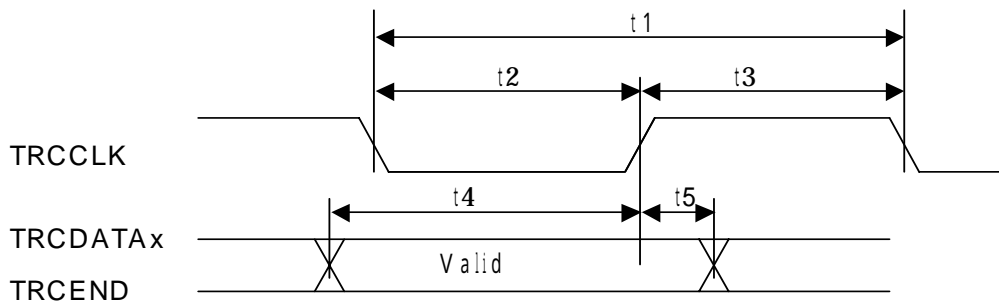
Note: The  $V_{DD}$  is power voltage on target( = VCC10 of JTAG-IF)

**JTAG信号**

RTE-NEC/MICTOR38-2Kに準じます。

**TRACE信号**

Timing diagram



AC Characteristics ( $T_A = +5^{\circ}\text{C} \sim +35^{\circ}\text{C}$ ,  $1.8\text{V} < V_{DD} \leq 3.3\text{V}$ ):  $V_{DD} = \text{VCC10}$  of JTAG-IF

Parameter	Symbol	Min	Max	Unit	Remarks
TRCCLK Cycle Width	t1	5		nS	
TRCCLK Cycle Low Width	t2	2		nS	
TRCCLK Cycle High Width	t3	2		nS	
Tsu:TRCDATA,../ TRCCLK	t4	2/3/4/ 5		nS	typical value is 2nS. Adjustment range: -> 2 - 5nS(Optional)
Thold:TRCDATA,../ TRCCLK	t5	0		nS	

AC input waveforms



### 1 3 . JTAG-IFケーブル : RTE-ARM/MICTOR38-2K

RTE-ARM/MICTOR38-2KはARMをICEする場合のJTAG-IFケーブルです。以下に共通仕様を示します。対象プロセッサによって個別に定義される信号がありますので、実際にコネクタを用意する場合はキットの資料も必ず参照してください。

<ピン配置表>

Pin番号	接続信号名	入出力 (User Side)	処理(User Side)
1	NC.	---	未使用
3	NC.	---	未使用
5	Reserved	---	未使用
7	DGBRQ	Input	4.7K - 10K プルダウン
9	nSRST	Input	4.7K - 10K プルアップ
11	TDO	Output	22 - 33 シリーズ抵抗 (推奨)
13	RTCLK	Output	22 - 33 シリーズ抵抗 (推奨)
15	TCK	Input	4.7K - 10K プルアップまたはプルダウン
17	TMS	Input	4.7K - 10K プルアップまたはプルダウン
19	TDI	Input	4.7K - 10K プルアップまたはプルダウン
21	nTRST	Input	4.7K - 50K プルダウン
23	TRACEPKT [15]	Output	22 - 33 シリーズ抵抗 (推奨)
25	TRACEPKT [14]	Output	22 - 33 シリーズ抵抗 (推奨)
27	TRACEPKT [13]	Output	22 - 33 シリーズ抵抗 (推奨)
29	TRACEPKT [12]	Output	22 - 33 シリーズ抵抗 (推奨)
31	TRACEPKT [11]	Output	22 - 33 シリーズ抵抗 (推奨)
33	TRACEPKT [10]	Output	22 - 33 シリーズ抵抗 (推奨)
35	TRACEPKT [9]	Output	22 - 33 シリーズ抵抗 (推奨)
37	TRACEPKT [8]	Output	22 - 33 シリーズ抵抗 (推奨)

Pin番号	接続信号名	入出力 (User Side)	処理(User Side)
2	NC.	---	未使用
4	NC.	---	未使用
6	TRACECLK	Output	22 - 33 シリーズ抵抗 (推奨)
8	DBGACK	Output	22 - 33 シリーズ抵抗 (推奨)
10	EXTTRIG	Input	未使用の割込み入力に接続することを推奨 (OPTION)
12	VTRef	Output	CPUのI/O系電源に接続 (電源監視用)
14	VsuPLY	Output	CPUのI/O系電源に接続 (ICEでは未使用)
16	TRACEPKT [7]	Output	22 - 33 シリーズ抵抗 (推奨)
18	TRACEPKT [6]	Output	22 - 33 シリーズ抵抗 (推奨)
20	TRACEPKT [5]	Output	22 - 33 シリーズ抵抗 (推奨)
22	TRACEPKT [4]	Output	22 - 33 シリーズ抵抗 (推奨)
24	TRACEPKT [3]	Output	22 - 33 シリーズ抵抗 (推奨)
26	TRACEPKT [2]	Output	22 - 33 シリーズ抵抗 (推奨)
28	TRACEPKT [1]	Output	22 - 33 シリーズ抵抗 (推奨)
30	TRACEPKT [0]	Output	22 - 33 シリーズ抵抗 (推奨)
32	TRACESYNC	Output	22 - 33 シリーズ抵抗 (推奨)
34	PIPSTAT [2]	Output	22 - 33 シリーズ抵抗 (推奨)
36	PIPSTAT [1]	Output	22 - 33 シリーズ抵抗 (推奨)
38	PIPSTAT [0]	Output	22 - 33 シリーズ抵抗 (推奨)

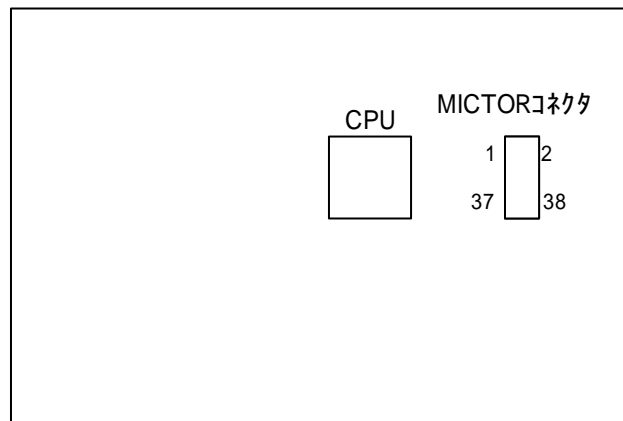
## &lt; コネクタの型番 &gt;

メーカー : AMP社  
 型番 : 2-767004-2 (レセプタクル)

## &lt; 基板レイアウト &gt;

基板上的コネクタの物理的なレイアウト図を以下に示します。

- ・ コネクタはデバイス側が奇数ピンになる方向でレイアウトしてください。
- ・ コネクタまでの配線長はできる限り短くなるようにしてください。50mm以下を推奨します。
- ・ クロック信号はシールドしてください。
- ・ コネクタの偶数側方向にはケーブル先端の基板がきます。この下になる部分には10mm以上の高さの部品を配置しないでください。



注意：実際に配置する場合は、コネクタの寸法資料に基づき、設計してください。

**電気的な条件**

RTE-NEC/MICTOR38-2Kに準じます。

## 1 4 . 標準ROMケーブル:CBL-ROM16-2K

本ケーブルはNEC社が推奨する16-BITの標準ROMコネクタに対応したケーブルです。通常はこのコネクタを基板上に用意することによって、ROMを実装したままの状態でもROMに対するエミュレーションが可能になります。また、DIP-40とDIP-42のROMに対しては本ケーブルの先端に取り付けるアダプタを用意しています。

### 信号線の種類

signal	IN/OUT	name	comment
A0 - A23	IN	ADDRESS BUS	ROMと等価なアドレス信号を接続します。 ・未使用の上位アドレスはGNDに接続します。 ・16ビットバスではA0にはCPUのA1信号を接続します。 ・32ビットバスではA0にはCPUのA2信号を接続します。
DO - D15	OUT	DATA BUS	ROMと等価なデータ信号を接続します。
CE-	IN	CHIP ENABLE	LOWレベルでROMエミュレータが選択されます。
OE-	IN	OUTPUT ENABLE	CE-がLOWで、本信号がLOWレベルの時にROMエミュレータのデータバスが出力されます。
WRL- WRH-	IN	Write low-byte Write High-byte	エミュレーションメモリへのライトが必要な場合はLOWアクティブのライト信号を接続します。 ライト信号の接続は必須ではありません。 使用しない場合はハイレベルに固定します。
PSENSE	IN	POWER SENSE	ROMの電源：VDDを接続します。（電圧監視用）
INH-	OUT	INHBIT-	ボード上のROMをディゼーブルにする為の信号として使用してください。[JINH1]の切り替えにより以下の2種の信号が選択できます。 1側：GNDを選択。常にLOWレベルをドライブします。 3側：EMEMEN-を選択。エミュレーションメモリが選択された時だけローレベルを出力します。
GND	-----	GND	基板のGNDに接続します。

### ピンの配置

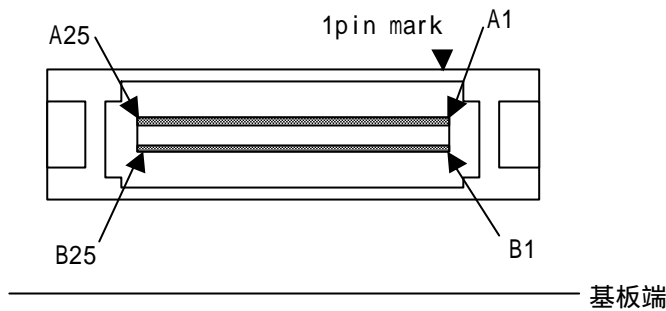
A side	signal	B side	signal
A1	GND	B1	A0
A2	A1	B2	A2
A3	A3	B3	A4
A4	A5	B4	A6
A5	A7	B5	A8
A6	A9	B6	A10
A7	A11	B7	A12
A8	A13	B8	A14
A9	A15	B9	A16
A10	A17	B10	A18
A11	A19	B11	A20
A12	A21	B12	A22
A13	(WRH-)	B13	INH- (GND/EMEMEN-)
A14	(WRL-)	B14	A23
A15	CE-	B15	GND
A16	OE-	B16	PSENSE (VDD IN)
A17	DO	B17	D1
A18	D2	B18	D3
A19	D4	B19	D5
A20	D6	B20	D7
A21	D8	B21	D9
A22	D10	B22	D11
A23	D12	B23	D13
A24	D14	B24	D15
A25	GND	B25	GND



**基板側のコネクタの種類**

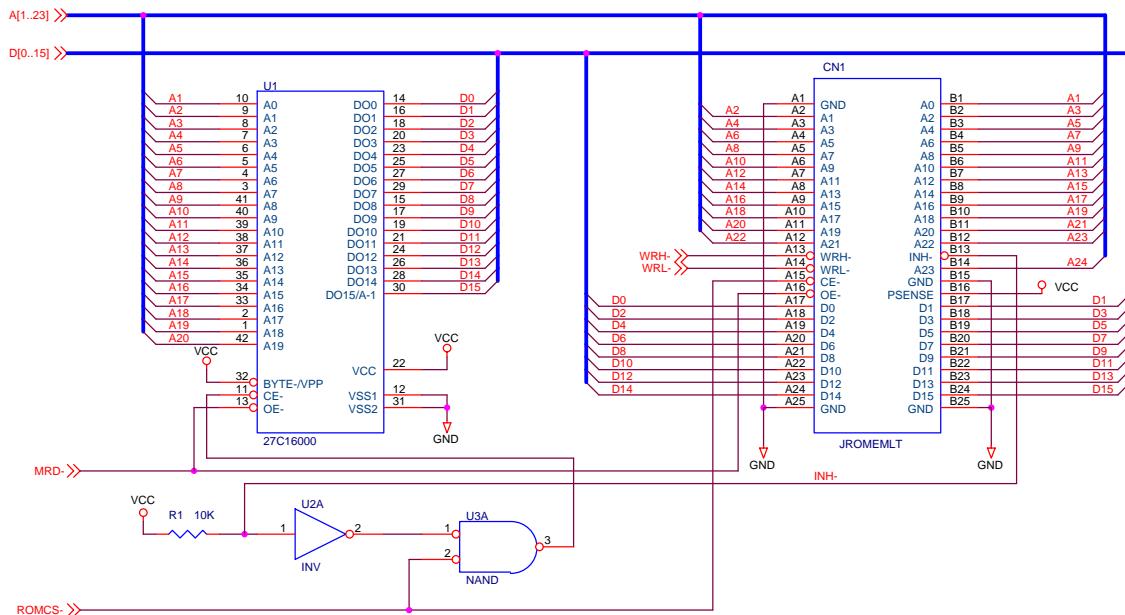
メーカー : KEL  
 型番 : 8931E-050-178S (ストレート)  
           8931E-050-178L (アングル)  
           8930E-050-178MS (SMTストレート)

**物理的な配置 (基板側)**



**参考回路**

以下に16bitのROMに併設した本コネクタの参考回路を示します。



**JINH1-JP**



ADP-STD16-DIP40, ADP-STD16-DIP42を使用する場合は、JINH1のJPIは必ず、1側に設定してください。3側へ設定した場合、故障の原因になります。

**電気的な条件**

## Absolute Maximum Ratings

Parameter	Symbol	Rating	Unit
Supply voltage	$V_{DD}$	-0.5~+5.5	V
Output voltage	$V_O$	-0.5~ $V_{DD}+0.3$ V	V
Input voltage	$V_I$	-0.5~+5.5	V
Operating temperature	$T_A$	+5~+35	°C

Note: The  $V_{DD}$  is power voltage on target( = PSENSE(VDD IN) of ROM-IF)

Capacitance ( $T_A=25^\circ\text{C}$ )

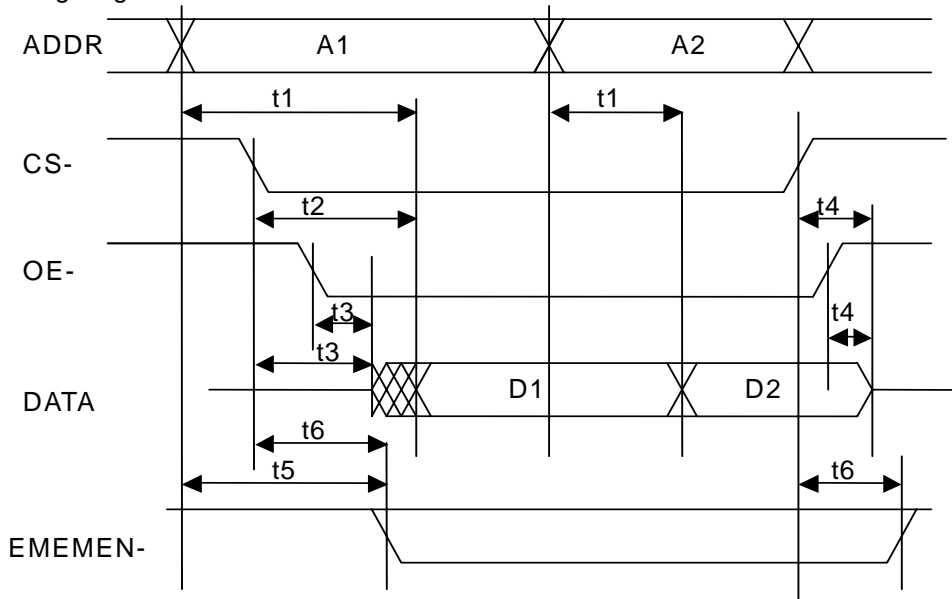
Parameter	Symbol	MIN	TYP	MAX	Unit
Input capacitance	$C_i$			50	$\rho\text{F}$
Output capacitance	$C_o$			50	$\rho\text{F}$

DC Characteristics ( $T_A=+5^\circ\text{C}\sim+35^\circ\text{C}$ ,  $1.8\text{V}<V_{DD}\leq 5.0\text{V}$ ):  $V_{DD} = \text{PSENSE(VDD IN)}$  of ROM-IF

Parameter	Symbol	Condition		MIN	TYP	MAX	Unit
			$V_{DD}(\text{V})$				
Input Voltage high	$V_{IH}$			1.7		5.5	V
Input Voltage low	$V_{IL}$					0.7	V
Output Voltage high	$V_{OH}$	$I_{OH} = -100\mu\text{A}$		$V_{DD}-0.2$			V
		$I_{OH} = -4\text{mA}$	1.8	1.2		V	
		$I_{OH} = -8\text{mA}$	2.3	1.75		V	
		$I_{OH} = -12\text{mA}$	3	2.3		V	
Output Voltage low	$V_{OL}$	$I_{OL} = 100\mu\text{A}$				0.2	V
		$I_{OL} = 4\text{mA}$	1.65			0.45	V
		$I_{OL} = 8\text{mA}$	2.3			0.55	V
		$I_{OL} = 12\text{mA}$	3.0			0.7	V
Input leakage current high	$I_{LIH}$	$V_I = 3.6$	3.6			2.5	$\mu\text{A}$
Input leakage current low	$I_{LIL}$	$V_I = 0\text{V}$	3.6			-15	$\mu\text{A}$
Output leakage current high	$I_{LOH}$	$V_O = V_{DD}$	3.6			10	$\mu\text{A}$
Output leakage current low	$I_{LOL}$	$V_O = 0\text{V}$	3.6			-10	$\mu\text{A}$
Output current high	$I_{OH}$		1.8-1.95			-4	mA
			2.3-2.7			-8	mA
			3.0-3.6			-12	mA
Output current low	$I_{OL}$		1.8-1.95			4	mA
			2.3-2.7			8	mA
			3.0-3.6			12	mA
VDD current	$I_{VDD}$		5.0			2.5	mA

**READサイクル・タイミング**

Timing diagram



AC Characteristics ( $T_A = +5^{\circ}\text{C} \sim +35^{\circ}\text{C}$ ,  $1.8\text{V} < V_{DD} \leq 5.0\text{V}$ ):  $V_{DD} = \text{PSENSE}(V_{DD} \text{ IN})$  of ROM-IF

Item	Symbol	Min.	Max.	Unit	Remarks
ADDR -> DATA	t1		30	nS	Access time from the address A0..A15
			35	nS	Access time from the address higher than or equal to A16
CS- -> DATA	t2		35	nS	Access time from the CS- active
CS-/OE- -> DATA	t3		19	nS	DATA output delay from CS- and OE- active
CS-/OE- -> DATA	t4		19	nS	DATA-Hiz delay from CS- or OE- inactive
ADDR -> EMEMEN-	t5		22	nS	Determination time from ADDR to EMEMEN-
CS- -> EMEMEN-	t6		15	nS	Determination time from CS- to EMEMEN-

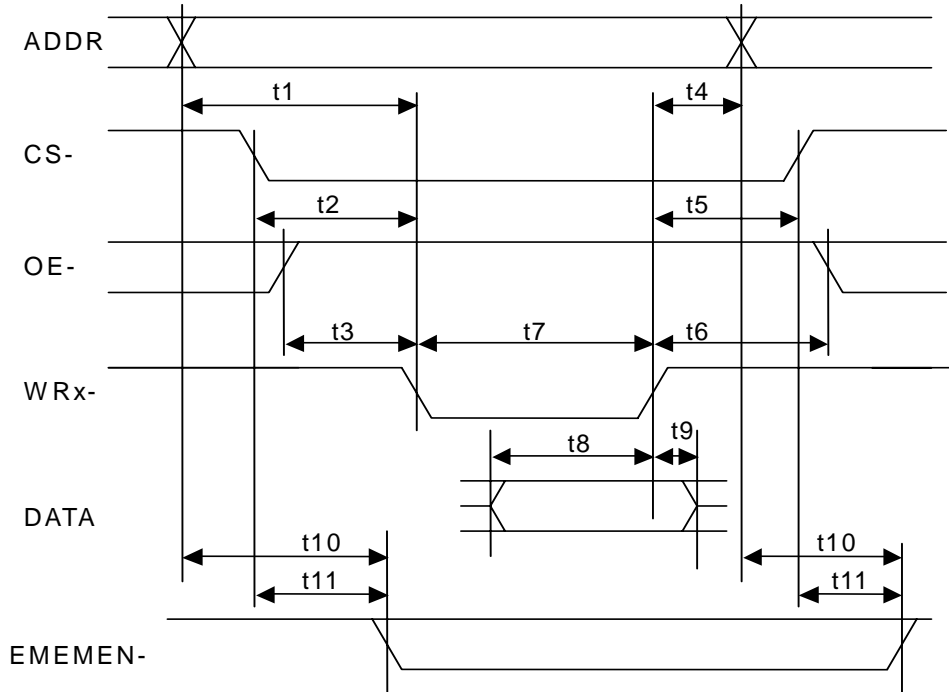
Load condition: 15pF

AC input/output waveforms



**WRITEサイクル・タイミング**

Timing diagram



AC Characteristics ( $T_A = +5^\circ\text{C} \sim +35^\circ\text{C}$ ,  $1.8\text{V} < V_{DD} \leq 5.0\text{V}$ ):  $V_{DD} = \text{PSENSE}(V_{DD} \text{ IN})$  of ROM-IF

Item	Symbol	Min.	Max.	Unit	Remarks
Tsu:ADDR/WRx-	t1	10		nS	Setup of ADDR vs. WRx- ↓
Tsu:CS-/WRx-	t2	10		nS	Setup of CS- vs. WRx- ↓
Tsu:OE-/WRx-	t3	10		nS	Setup of OE- vs. WRx- ↓
Thold:ADDR/WRx-	t4	10		nS	Hold of ADDR vs. WRx- ↑
Thold:CS-/WRx-	t5	10		nS	WHold of CS- vs. WRx- ↑
Thold:OE-/WRx-	t6	10		nS	Hold of OE- vs. WRx- ↑
Twide:WRx-	t7	20		nS	Active time of WRx-
Tsu:DATA/WRx-	t8	18		nS	WSetup of DATA vs. WRx- ↓
Thold:DATA/WRx-	t9	8		nS	Hold of DATA vs. WRx- ↑
ADDR -> EMEMEN-	t10		22	nS	Determination time from ADDR to EMEMEN-
CS- -> EMEMEN-	t11		15	nS	CDetermination time from CS- to EMEMEN-

Load condition: 15pF

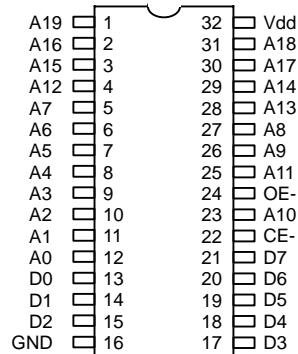
AC input/output waveforms



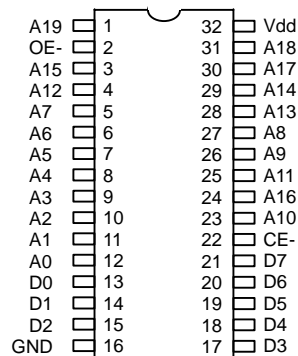
### 1 5 . DIP32-ROM用アダプタ(ADP-STD16-DIP32)

DIP32pinのROM用のアダプタは標準ROMケーブルの先端に取り付けて使用します。アダプタのピン配置を以下に示します。 DIP32pinのROMプローブは、以下の2種類のピン配置に対応するようになっています。切り替えは、J1,J2のジャンパーで行います。

J1,J2: **OE:24Pin**側ショート(出荷時の状態)



J1,J2: **OE:2Pin**側ショート



J1,J2は必ず同じ側に設定してください。

OE:24Pin 側ショートの設定

OE:24PIN   
  J1   
  J2   
  OE:2PIN

OE:2Pin 側ショートの設定

OE:24PIN   
  J1   
  J2   
  OE:2PIN



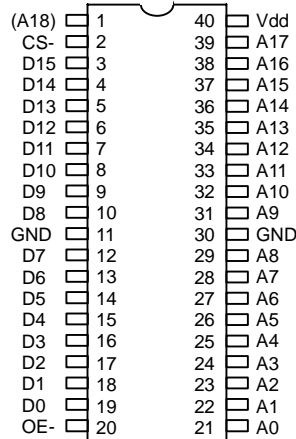
ADP-STD16-DIP32は、RT4WIN32 Ver.5.06以上をご使用ください。

## 1 6 . DIP40/42-ROM用アダプタ

DIP40pin, DIP42pinのROM用のアダプタは標準ROMケーブルの先端に取り付けて使用します。

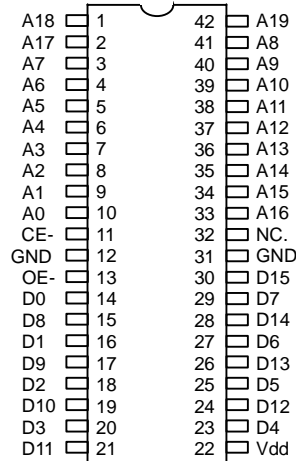
### DIP40-ROM用アダプタ : ADP-STD16-DIP40

DIP40pinのROM用アダプタのピン配置を以下に示します。



### DIP42-ROM用アダプタ : ADP-STD16-DIP42

DIP42pinのROM用アダプタのピン配置を以下に示します。



CBL-STD16-2KにADP-STD16-DIP40, ADP-STD16-DIP42を使用する場合は、CBL-STD16-2KのJINH1のJPを1側に設定してください。3側へ設定した場合、故障の原因になります。

## APPENDIX.A 基板モジュールの組込み方法

以下の手順で実施ください。

## &lt; 準備 &gt;

基板モジュールを実装する位置を決め、そのスロットを塞いでいる板の部分を奥に押し取って取り除いてください。この時、モジュールを実装しないスロットの板には手を触れないように行ってください。また、外した板が本体内に落ちた場合は隙間から取り出ししてください。

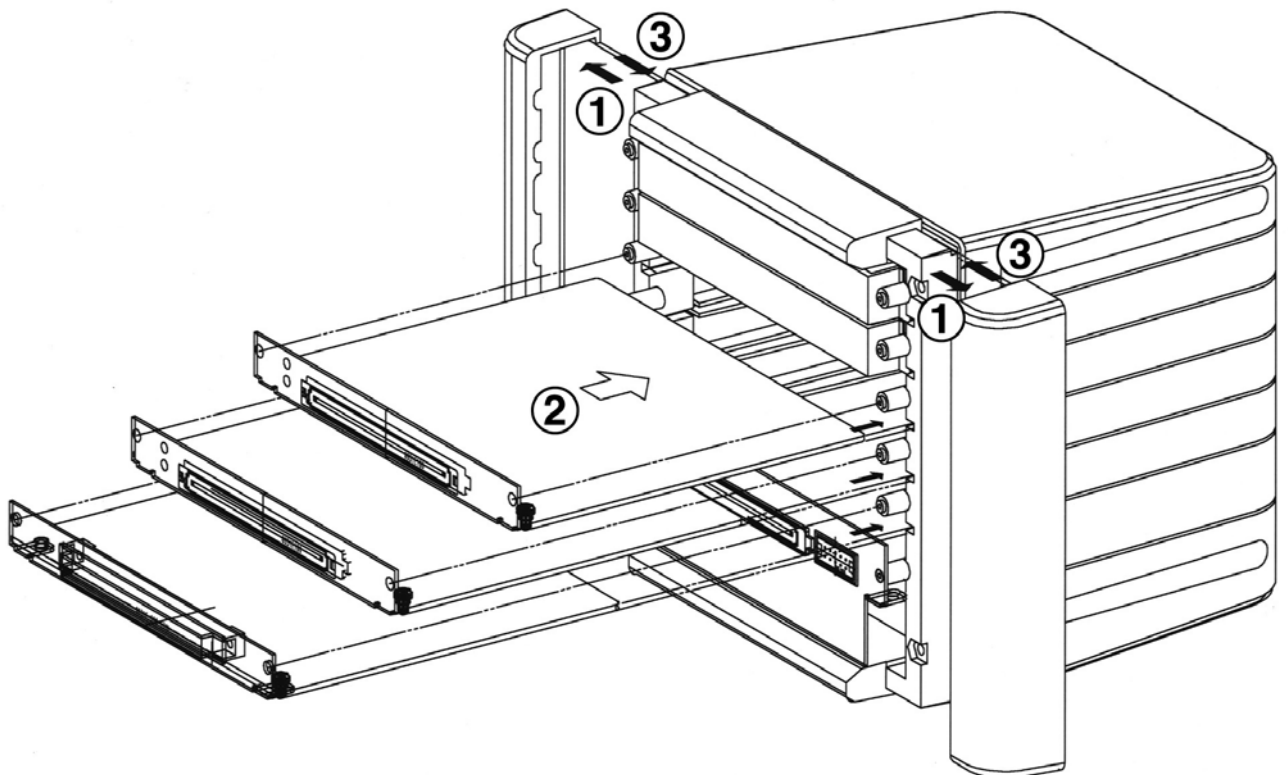


**基板モジュールの実装位置はそれぞれ決まっています。  
5章を参照して正しい位置に実装してください。**

## &lt; 組込み &gt;

本体両側の柱の部分をそれぞれ左右にスライドさせて取り外してください。  
基板モジュールをスロット奥のコネクタに装着されるまでしっかり入れてください。  
この時基板のパネルの穴に固定用の凸がはまっていることを確認してください。  
1で外した柱を元通りに装着してください。

以上で完了です。



## APPENDIX.B MEMモジュールの組込み方法

以下の手順で実施ください。

### < E.MEMベース基板の取り出し >

本体両側の柱の部分それぞれ左右にスライドさせて取り外してください。  
 基板モジュールを抜き出します。抜き出しに際しては、基板に取り付けられたパネルと本体との隙間（数ミリ）にコイン等を入れ、この原理で基板を前に押し出してください。  
 （本体を正面から見て左側から先に行うとスムーズに外れます）



**基板モジュールの取り出しに際しては、パネルの角に手を添えないようにしてください。尖っていますので怪我をする危険性があります。**

### < E.MEMモジュールの取り付け >

E.MEMベース基板には、最大3枚のMEMモジュールが装着できます。以下の順番で取り付けてください。途中を飛ばした場合は、正しくメモリが認識されません。

- 1 枚目： JERAM2-1
- 2 枚目： JERAM2-2
- 3 枚目： JERAM2-3



**MEMモジュールには向きがありますので、E.MEMベース基板、MEMモジュールそれぞれの マークを合わせて取り付けてください。**

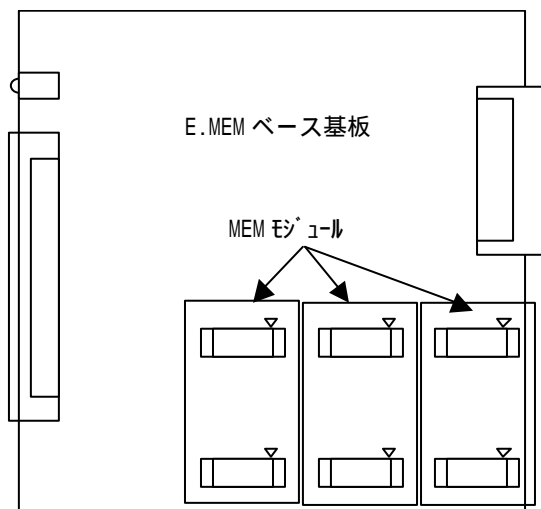
### < E.MEMベース基板の取り付け >

基板モジュールをスロット奥のコネクタに装着されるまでしっかり入れてください。  
 この時基板のパネルの穴に固定用の凸がはまっていることを確認してください。  
 で外した柱を元通りに装着してください。



**E.MEMベース基板の取り出し、取り付け方法は、APPNDIX.Aの図を参照して実施ください。**

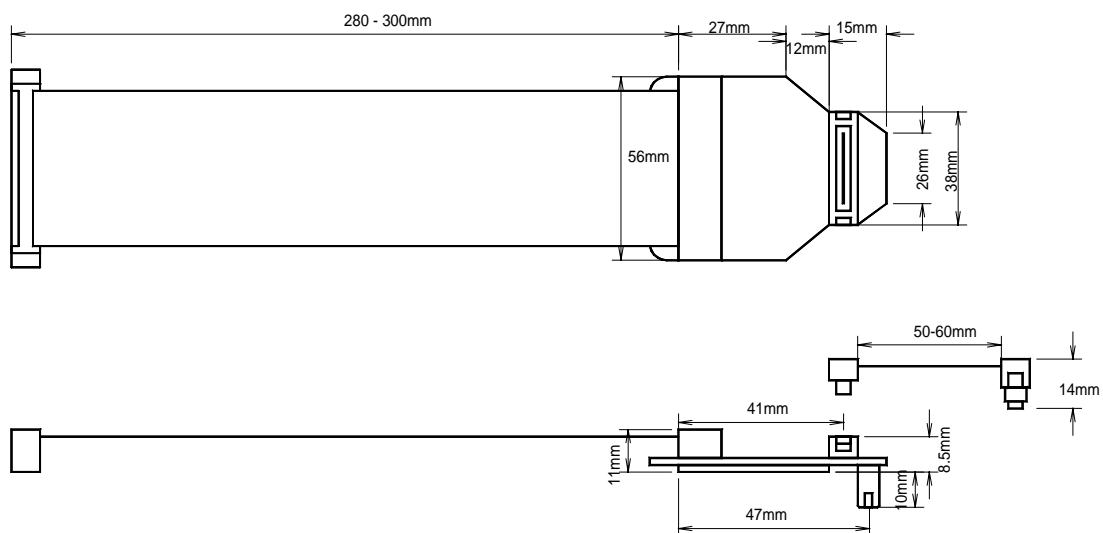
以上で完了です。



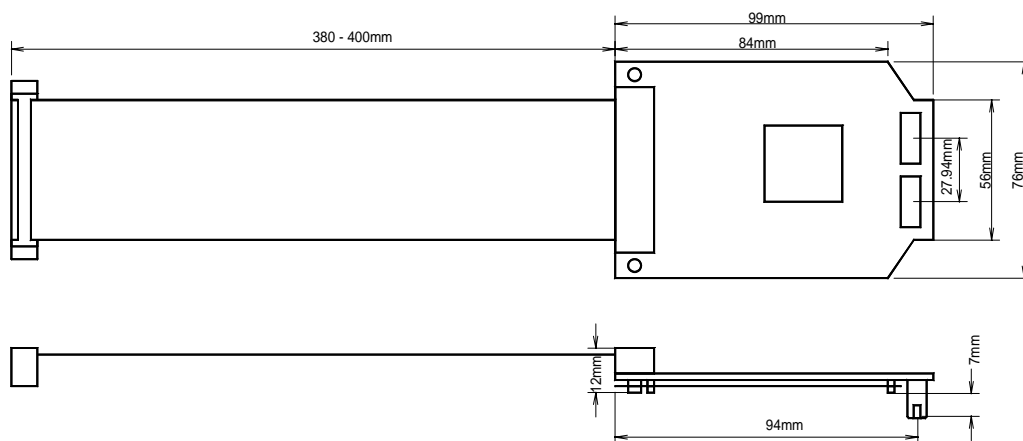


APPENDIX.C ケーブルの外形寸法図

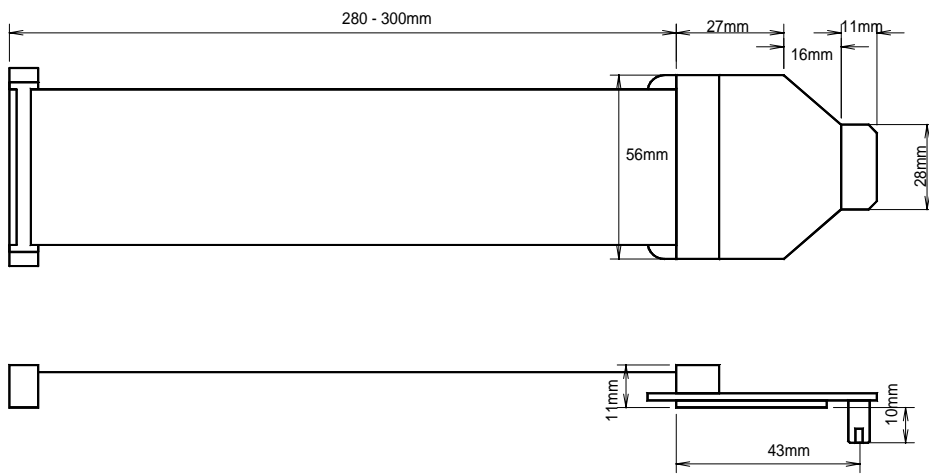
**RTE-NEC/MICTOR38-2K**



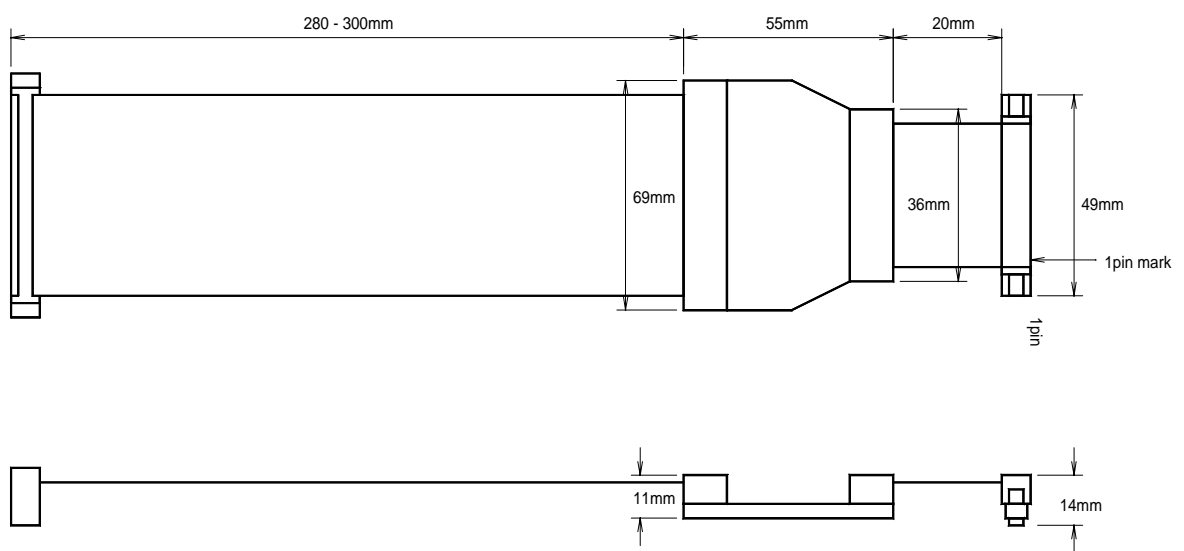
**RTE-NEC/MICTOR38-2K-2**



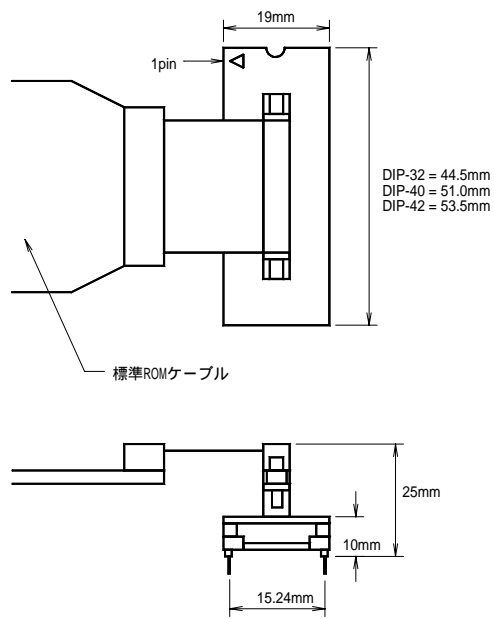
**RTE-ARM/MICTOR38-2K**



**標準ROMケーブル(RTE-STD16-2K)**



DIP-40/42-ROM用アダプタ (ADP-STD16-DIP32/40/42)



## APPENDIX.D 主なH/W製品の一覧(2003年2月現在)

&lt; RTE-2000-TP本体関連 &gt;

型番	内容
RTE-2000-TP-A-x	最小の基本構成 本体 + 電源 + JTAG/N-WIREモジュール + JTAG-IFケーブル + KIT-XXXX-TP
RTE-2000-TP-B-x	16Bitバス標準構成 RTE-2000-TP-A + RTE-EMEM-B8 + CBL-STD16-2K + ADP-STD16-DIP40 + ADP-STD16-DIP42 (各 1 個)
RTE-2000-TP-C-x	32Bitバス標準構成 RTE-2000-TP-A + RTE-EMEM-B8 + CBL-STD16-2K (各 2 セット) + ADP-STD16-DIP40 + ADP-STD16-DIP42 (各 2 個)

末尾の-xは、JTAG-IFケーブルの種類を指定します。

-N :RTE-NEC/MICTOR38-2K, -A :RTE-ARM/MICTOR38-2K

&lt; JTAG-IFケーブル関連 &gt;

型番	内容
RTE-NEC/MICTOR38-2K	NEC仕様のIFケーブル, MICTOR38,KELの両方に対応
RTE-ARM/MICTOR38-2K	ARM仕様のIFケーブル, ETM対応型のMICTOR38に対応

&lt; エミュレーション・メモリ関連 &gt;

型番	内容
RTE-EMEM-B8	エミュレーションメモリのベースモジュール (8Mbit 実装) ...max4枚
RTE-MM-8M	ベースモジュールへの追加用のメモリモジュール (8Mbit) ...max3枚
CBL-STD16-2K	RTE-2000-TP用の標準ROMケーブル
ADP-STD16-DIP32	DIP-32pin用のアダプタ (CBL-STD16-2Kの先に付けて使用)
ADP-STD16-DIP40	DIP-40pin用のアダプタ (CBL-STD16-2Kの先に付けて使用)
ADP-STD16-DIP42	DIP-42pin用のアダプタ (CBL-STD16-2Kの先に付けて使用)

&lt; OPTION:外部バストレース関連 &gt;

型番	内容
RTE-BTRC-A	外部バストレース用の基板モジュール単体
RTE-BTRC-xxxx (加付)	RTE-BTRC-Aとxxxx向けのアタッチメント他 1 式のセット

&lt; 48BIT/200MHz 対応-JTAG-IF ケーブル &gt;

型番	内容
RTE-ARM/MICTOR38-2K-2	NEC仕様のIFケーブル, MICTOR38*2に対応 (48BIT/200MHz)
EXT-MICTOR38	RTE-ARM/MICTOR38-2K-2の高さ調整用の延長コネクタ

備考：開発中のものを含みます。対応状況は代理店にご確認ください。

