

KIT-MIPS32/4Kc-TP

ユーザース・マニュアル(Rev.2.01)

RealTimeEvaluator

■ ソフトウェアのバージョンアップ

- 最新のRTE for Win32 (Rte4win32)は、以下のサイトよりダウンロードできます。

http://www.midas.co.jp/products/download/program/rte4win_32.htm

■ ご注意

- KIT-MIPS32/4Kc-TP(プログラム及びマニュアル)に関する著作権は株式会社マイダス・ラボが所有します。
- 本プログラム及びマニュアルは著作権法で保護されており、弊社の文書による許可が無い限り複製、転載、改変等できません。
- お客様に設定される使用権は、1ライセンスにつき、1台のシステムにおいてのみ使用できるものです。1ライセンスで同時に2台以上のシステムでのご利用はできません。
- 本製品は、万全の注意を持って作製されていますが、ご利用になった結果については、販売会社、及び、株式会社マイダス・ラボは一切の責任を負いかねますのでご了承ください。
- 本プログラム及びマニュアルに記載されている事柄は、予告なく変更されることがあります。

■ 商標について

- MS-Windows、Windows、MS、MS-DOSは米国マイクロソフト・コーポレーションの商標です。
- そのほか本書で取り上げるプログラム名、システム名、CPU名などは、一般に各メーカーの商標です。

改訂履歴

| | | |
|----------|------------|---|
| Rev.1.00 | 2001-10-19 | 初版 |
| Rev.2.00 | 2002-4-27 | RTE-2000-TPの対応に伴う修正 |
| Rev.2.01 | 2002-11-15 | 以下の章の改訂 <ul style="list-style-type: none">・ 2章 ハードウェア仕様に注記(*5)を追加・ 3章 rte4win32の画面差し替え |

目次

| | | |
|----|-----------------------|----|
| 1. | はじめに..... | 4 |
| 2. | ハードウェア仕様..... | 5 |
| | エミュレーション部..... | 5 |
| 3. | RTE FOR WIN32の設定..... | 6 |
| | CHKRTE2.EXEの起動..... | 6 |
| 4. | 初期設定コマンド..... | 8 |
| | MULTIを使用する場合..... | 8 |
| | PARTNERを使用する場合..... | 8 |
| 5. | インターフェース仕様..... | 9 |
| | ピン配置表..... | 9 |
| | コネクタの型番..... | 9 |
| | 配線..... | 9 |
| | 基板レイアウト図..... | 10 |
| 6. | 注意事項..... | 11 |
| | 操作上の注意..... | 11 |
| | 機能上の注意..... | 11 |

1. はじめに

KIT-MIPS32/4Kc-TPは、MIPS社のプロセッサ MIPS32/4Kc(EJTAG)を搭載したシステムをインサーキット・エミュレーション・デバッグするためのソフトウェアです。使用できるハードウェアはRTE-1000-TPとRTE-2000-TPです。

本マニュアルは、当KITの使用方法について記述したものです。ご使用にあたりましては、本体となります RTE-xxxx-TPハードウェア・ユーザズ・マニュアルと合わせてお読みください。

本製品には下記のものが付属します。最初に付属品の確認を行なってください。

- ・ RTE for Win32 (Rte4win32) Set Up CD
- ・ ユーザズマニュアル (本書)
- ・ ライセンス設定シート

2. ハードウェア仕様

エミュレーション部

| | | |
|-----------------------------|---|-------------------------------|
| 対象デバイス | MIPS32/4Kc | |
| 使用するRTE-TPの形式 | RTE-1000-TP | RTE-2000-TP |
| JTAG-IFケーブル | 標準ケーブル | RTE-NEC/MICTOR38 |
| エミュレーション機能 | | |
| 動作周波数 | 100KHz ~ | |
| インターフェース | JTAG/N-Wire(EJTAG) | |
| 動作電圧 | 1.8V - 5V(*2) | |
| JTAG CLK | 100KHz - 25MHz | |
| ブレーク機能 | | |
| 実行アドレスイベントによるブレーク | 4 | |
| アクセスイベントによるブレーク設定 | 2 | |
| S/Wブレークポイント | 1 0 0 | |
| ステップブレーク | 可 | |
| マニュアルブレーク | 可 | |
| トレース機能 | なし | |
| ROMエミュレーション機能 | | |
| ブロック内マップ機能(USER/EMEM) | なし | 64k-Word単位 |
| RAMとしての使用 | 不可 | 可 |
| メモリ容量 | 8M - 32M ^M 1つ | 8M - 128M ^M 1つ(*4) |
| アクセスタイム | 40nS(35nS) (*1) | 35nS(30nS) (*1) |
| 動作電圧 | 1.8V - 5V (*2) | |
| 電氣的条件 | LV-TTL, 5Vトランジエント (*3) | |
| エミュレーション可能なROM数 | | |
| DIP-32pin-ROM(8bit-ROM) | 4 (max) | |
| DIP-40/42pin-ROM(16bit-ROM) | 2 (max) | |
| 拡張16BIT-標準ROMコネクタ | 2 (max) | |
| エミュレーション可能なROMの容量(bit) | | |
| DIP-32-ROM(8-bit bus) | 1M, 2M, 4M, 8M(27C010/020/040/080) | |
| DIP-40-ROM(16bit-bus) | 1M, 2M, 4M(27C1024/2048/4096) | |
| DIP-42-ROM(16bit-bus) | 8M, 16M(27C8000/16000) | |
| 拡張16bit-標準ROM(16bit-bus) | 1M, 2M, 4M, 8M, 16M, 32M, 64M, 128M, 256M | |
| バス幅指定(bit) | 8/16/32 | 8/16/32/64 |
| 端子マスク機能 | NMI, INT | |

*1, 2, 3. RTE-1000-TP+CBL-STD16-32M, RTE-2000-TP+CBL-STD16-2Kを使用した場合の値です。

*2. 2.3V以下で使用する場合は各ケーブルのDC特性に注意ください。電氣的に整合しない場合があります。

*4. RTE-2000-TPでは、E.MEM基板を最大4枚まで実装でき、その時の最大容量は128M^M 1つです。

32-bit幅では2枚、64-bit幅では4枚必要です。8-bitバス幅のROMでは、ROM 1個に1枚必要です。

*5. 100KHz以下でご使用の場合は別途ご相談ください。

3. RTE for WIN32の設定

『RTE for WIN32』の設定について説明します。『RTE for UNIX』をご使用になる場合は『RTE for UNIX』のマニュアルを参照してください。

ChkRTE2.exeの起動

ユーザシステムとの接続を完了し、全ての機器の電源が投入された状態で ChkRTE2.exe を起動し、『RTE for WIN32』の環境設定を実施してください。『RTE for WIN32』の環境設定は、新規にハードウェアを設置した時に必ず1回は実施してください。

< RTEの設定 >



< RTEの選択 >

プロダクト一覧より、TPの下層にある **MIPS32_4Kc-TP** を指定してください。

< I/F-1, I/F-2の選択 >

使用するホストインターフェースに合ったものをプルダウンメニューから選んで指定してください。（画面は、RTE-PCIFを指定した場合です）

< ライセンス >

ボタンをクリックして、KITに添付のライセンス設定シートを見て、ライセンスの設定を行ってください。詳細は、『RTE for WIN32』のマニュアルを参照してください。

<機能テスト>

機能テストは、ユーザシステムとの接続が正しく行われ、デバッグ可能な状態になっていることが必要です。RTEの設定後、画面の指示に従い機能テストを実施すると、正常終了時に下記のダイアログが表示されます。この状態になれば、デバッガからの制御が可能です。



途中でエラーになる場合は、ユーザシステムに障害があるか、JTAG/N-Wireケーブルが正しく接続できていない可能性がありますので、それらの確認を行ってください。



CHKRTE2.EXEの機能テストは、RTE-xxxx-TPとユーザシステムが接続され、両方に電源が入っている状態で行ってください。

4. 初期設定コマンド

デバッグを開始する前に、ユーザシステムのハードウェアに依存した初期設定が必要です。初期設定のためのコマンドとして以下が用意されていますので、必要に応じて正しく設定してからご使用ください。

Multiを使用する場合

ターゲットウインドウ内で以下の内部コマンドを使用します。

ENVコマンド

- ・端子マスクの指定
- ・JTAGクロックの指定
- ・その他

ROMコマンド

- ・ROMのエミュレーション条件の指定

NC/NCDコマンド

- ・デバッガ内でのデータキャッシュ処理領域の指定

NSPB/NSPBDコマンド

- ・ソフトブレーク禁止領域の指定

NROM/NROMDコマンド

- ・強制ユーザ領域の指定

PARTNERを使用する場合

設定用のダイアログを使用します。

CPU環境設定ダイアログ

- ・端子マスクの指定
- ・JTAGクロックの指定
- ・その他

エミュレーションROM設定ダイアログ

- ・ROMのエミュレーション条件の指定

NC/NCDコマンド

- ・デバッガ内でのデータキャッシュ処理領域の指定

NSPB/NSPBDコマンド

- ・ソフトブレーク禁止領域の指定

NROM/NROMDコマンド

- ・強制ユーザ領域の指定

5. インターフェース仕様

JTAG/N-Wireインターフェースのコネクタの仕様を以下に説明します。このコネクタはMIPS社の推奨するEJTAGのコネクタとは物理形状が異なりますので、EJTAGのコネクタを実装した基板でご使用になる場合は、別途「変換基板」が必要です。

ピン配置表

| Pin番号 | 信号名 | 入出力 (User Side) | 処理 (User Side) |
|-------|-------|-----------------|-------------------|
| A1 | NC. | ----- | オープン |
| A2 | NC. | ----- | オープン |
| A3 | NC. | ----- | オープン |
| A4 | NC. | ----- | オープン |
| A5 | NC. | ----- | オープン |
| A6 | NC. | ----- | オープン |
| A7 | TDI | Input | 1K プルアップ |
| A8 | TCK | Input | 1K プルアップ |
| A9 | TMS | Input | 1K プルアップ |
| A10 | TDO | Output | 22-33 シリーズ抵抗 (推奨) |
| A11 | TRST- | Input | 1K プルダウン |
| A12 | DINT | Input | 1K プルアップ(*1) |
| A13 | RES- | Input | 1K プルアップ |

| Pin番号 | 信号名 | 入出力 (User Side) | 処理 (User Side) |
|--------|-------|-----------------|----------------|
| B1-B10 | GND | ----- | GNDに接続 |
| B11 | NC. | ----- | オープン |
| B12 | NC. | ----- | オープン |
| B13 | +3.3V | ----- | +3.3Vに接続 |

*1: ICEでは未使用です。

コネクタの型番

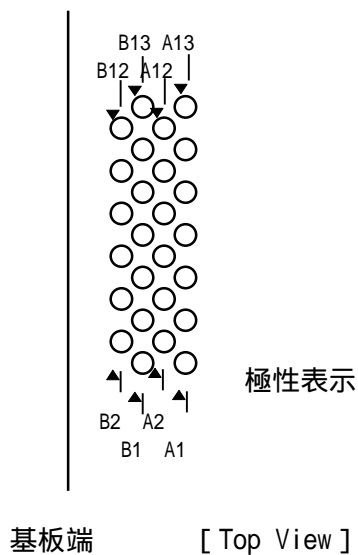
メーカー : KEL
 型番 : 8830E-026-170S (ストレート)
 8830E-026-170L (ライト・アングル)
 8831E-026-170L (ライト・アングル、固定金具付き)

配線

1. CPUからコネクタまでの配線は極力短くなるようにしてください。
(100mm以下を推奨します)
2. CPUからの出力信号は、CPUのI/Oと同一電源を供給した高速CMOSバッファを介し、コネクタへ接続することを推奨します。

基板レイアウト図

基板上的のコネクタの物理的なレイアウトを以下に示します。



コネクタや配線に関する事柄はRTE-XXXX-TPのマニュアルを参照ください。

6. 注意事項

KIT-MIPS32/4Kc-TPを使用する上での注意事項を以下にまとめます。これら以外にKITにリリースノートが添付されている場合はそちらも必ず参照してください。

操作上の注意

- 1) MIPS社推奨のEJTAGのコネクタ(10pinヘッダ)を実装した基板に接続する場合は「変換基板」が必要です。
- 2) 本機の電源が切れている状態でユーザシステムの電源を入れないでください。故障の原因となります。
- 3) 本機はCPU内部のデバッグ制御回路を外部から制御するものです。そのため以下の条件が満たされない場合、正しく動作しません。
 - * ユーザシステムとN-Wireケーブルが接続されていること。
 - * ユーザシステムの電源が投入され、CPUが正しく動作できる状態にあること。

機能上の注意、制限

- 1) キャッシュをLOCKできるプロセッサの場合、LOCKした状態でのデバッグは行えません。必ずLOCKを解除した状態でデバッグを行ってください。
- 2) アクセス・ブレイク条件でデータ条件を指定した場合、以下の制限があります。
 - * アドレスの下位2ビットはマスク指定できません。マスクした場合エラーになります。
 - * アクセス・ブレイク条件で指定したアクセスサイズ以下のアクセスサイズで、指定条件のアドレスに対しプロセッサからアクセスした場合、その時の有効なバイトレインだけが比較対照になります。その結果、例えば、”addr=a0001000h, data=12345678h, word”を設定した時に以下のプロセッサ・アクセスもヒットの対象になります。(Big Endianの場合です)
 - addr=a0001000h, data=1234h のハーフワード・アクセス
 - addr=a0001000h, data=12h のバイト・アクセス
- 3) 以下のアドレスへのアクセスは禁止します。
 - * dseg領域：0xff200000 ~ 0xff3fffff
- 4) ボード上のリセットがEJTAGコントローラを含めてリセットするような回路構成のシステムでは、ボードをリセットするとICEからのコントロールができなくなる場合があります。その場合、デバッガからリセット(RESET)または、初期化(INIT)コマンドを入力することで初期状態からデバッグを再開できるようになりますが、それでも再開できない場合はデバッガを立ち上げ直してください。尚、このようなボードでは環境設定コマンド(ENV)でRESETをマスクを指定していても機能しません。
- 5) 起動後、動作が不安定な場合は、JTAGクロックを下げてください。JTAGクロックの変更方法は付録・Aの内部コマンドの“ENVコマンド”または、デバッガのマニュアルを参照ください。
 - <参考> T i社の4Kcコアを搭載したMIPS社CoreLVボードでは、12.5MHz以下の設定を推奨します。