

# ***KIT-EP3-TP-H***

**ユーザーズ・マニュアル (Rev. 1.01)**

***RealTimeEvaluator***

## ■ ソフトウェアのバージョンアップ

- 最新のRTE for Win32 (Rte4win32)は、以下のサイトよりダウンロードできます。

[http://www.midas.co.jp/products/download/program/rte4win\\_32.htm](http://www.midas.co.jp/products/download/program/rte4win_32.htm)

## ■ ご注意

- KIT-EP3-TP-H(プログラム及びマニュアル)に関する著作権は株式会社マイダス・ラボが所有します。
- 本プログラム及びマニュアルは著作権法で保護されており、弊社の文書による許可が無い限り複製、転載、改変等できません。
- 本製品は万全の注意を持って作製されていますが、株式会社マイダス・ラボは当該製品について、不具合が内在していないことを保証しません。
- 本製品をご利用になった結果については、販売会社、及び、株式会社マイダス・ラボは一切の責任を負いません。
- 本プログラム及びマニュアルに記載されている事柄は、予告なく変更されることがあります。

## ■ 商標について

- MS-Windows、Windows、MS、MS-DOSは米国マイクロソフト・コーポレーションの商標です。
- そのほか本書で取り上げるプログラム名、システム名、CPU名などは、一般に各メーカーの商標です。

## 改訂履歴

Rev. 1.00	2009-06-23	初版
Rev. 1.01	2010.06.24	仕様変更に伴う修正
		・ 2章 ハードウェア仕様
		・ 6章 ブレークポイントの説明変更
		・ 付録. B abpコマンドのseq12, seq34, exec <sup>h</sup> ラメータを削除

## 目次

1. はじめに.....	4
2. ハードウェア仕様.....	5
3. RTE FOR WIN32の設定.....	7
CHKRTE2.EXEの起動.....	7
4. 初期設定コマンド.....	9
MULTIデバッガを使用する場合.....	9
5. インターフェース仕様 (PB-NEXUS-N38).....	10
ピン配置.....	10
6. 注意事項.....	11
操作上の注意.....	11
ブレークポイント.....	11
トレース.....	11
実行中のトレース表示.....	11
レジスタ.....	12
HALT命令.....	12
その他.....	12
付録. A トレース機能の詳細.....	13
トレースの概要.....	13
ディレイカウント.....	14
トレースの実行モード.....	14
サブスイッチ、セクション、クォリファイ.....	15
トレースの開始.....	15
トリガ条件.....	16
トレースの停止.....	17
トレースの終了.....	17
強制ディレイモード.....	18

## 1. はじめに

KIT-EP3-TP-HはNEC製RISCマイコンコア:EP-3を搭載したシステムをインサーキットエミュレーションするためのキットです。

本製品には下記のものが付属します。

1. RTE for Win32 Set Up Disk	1枚
2. ライセンスシート	1枚
2. ユーザーズマニュアル	1冊

本KITをご使用になるためには、以下のハードウェアが必要です。

- ・ ICE本体 : RTE-2000H-TP-x-x
- ・ ポッド : PB-NEXUS-N38

## 2. ハードウェア仕様

## エミュレーション部

対象デバイス	EP-3
使用するRTE-TPの形式	RTE-2000H-TP + PB-NEXUS-N38
エミュレーション機能	
動作周波数(*8)	100KHz~266MHz
インターフェース	Nexus仕様
動作電圧	3.3V
JTAG-CLK	10KHz - 25MHz
イベント機能	
イベント数	
実行アドレスの設定	8
データアクセスの設定	6
DMAサイクルの設定	6
条件	
アドレス指定	範囲指定可
データ指定	範囲指定可
ステータス指定	R, W, R/W
他	
シーケンシャル器段数	4
パスカウンタ	12ビット
ブレーク機能	
H/Wブレークポイント	
アクセス系ブレークポイント*6	4
アドレス指定	Mask指定可
データ指定	Mask指定可
ステータス指定	R, W, R/W, EX
S/Wブレークポイント	100 (EXTBRKを含む) *5
イベントによるブレーク設定	可
ステップブレーク	可
マニュアルブレーク	可
外部信号によるブレーク (High/Low edge)*7	可
トレース機能	
トレースデータバス	8bit
トレースデータ有効メモリ	1M-word
トリガ設定	
実行アドレスによるトリガ設定*6	可
データアクセスによるトリガ設定*6	可
イベントによるトリガ設定	可
外部入力によるトリガ設定	可
開始、停止指定(サブスイッチ)*6	可
トレースディレイ	0 - FFFFF
トレースクロック	DDR-133MHz (max)
タイムタグ	100nS - 30h
逆アセンブルトレース表示機能	有
完全トレースモード指定機能 (no real time)	有
外部ROMエミュレーション機能(*4)	
ブロック内マップ機能 (USER/EMEM)	64K-Word
RAMとして使用	可
メモリ容量	8M - 128Mバイト

アクセスタイム ( )内はバーストサイクル時	35nS (30nS) (*1)
動作電圧	1.8V - 5V (*2)
電氣的条件	LV-TTL, 5Vトレラント (*3)
エミュレーション可能なROM数	
DIP-32pin-ROM (8bit-ROM)	4 (max)
DIP-40/42pin-ROM (16bit-ROM)	4 (max)
拡張16BIT-標準ROMコネクタ	4 (max)
エミュレーション可能なROMの容量 (bit)	
DIP-32-ROM (8-bit bus)	1M, 2M, 4M, 8M (27C010/020/040/080)
DIP-40-ROM (16bit-bus)	1M, 2M, 4M (27C1024/2048/4096)
DIP-42-ROM (16bit-bus)	8M, 16M (27C8000/16000)
拡張16bit-標準ROM (16bit-bus)	1M, 2M, 4M, 8M, 16M, 32M, 64M, 128M, 256M (32Mバイト)
バス幅指定 (bit)	8/16/32
端子マスク機能	STOP, WAIT-, HLDRQ, RESET-
実行時間計測機能 ( )内はJTAGCLK=25MHz時の値)	
分解能 (nS)	t = JTAGCLK周期の2倍 (80nSec)
最大計測時間 (nS)	t * 2 <sup>31</sup> (約171Sec)

\*1, 2, 3. RTE-2000H-TP+CBL-STD16-2Kを使用した場合の値です。

\*2. 2.3V以下で使用する場合は各ケーブルのDC特性に注意ください。電氣的に整合しない場合があります。

\*4. ユーザシステム上にROMエミュレーションケーブルを接続するためのROMソケット、または専用のコネクタが必要です。詳しくはRTE-2000H-TP本体のマニュアルを参照ください。

尚、RTE-2000H-TPでは、E.MEM基板を最大4枚まで実装でき、その時の最大容量は128Mバイトです。

\*5. 外部ROM領域内へのソフトウェア・ブレークポイントの最大設定数の範囲で、EXTBRK機能の有効数分の指定が可能です。(EXTBRKはEP-3が装備しているブレーク機能のことです)

\*6. 以下は同一の資源をシェアしています。

- ・アクセス系ブレークポイント
- ・実行アドレス、及びデータアクセスによるトレーストリガ
- ・サブスイッチの通過条件

\*7. 外部信号のブレークを有効にするためには、EVTI-信号を占有します。

\*8. 100KHz以下での動作をご希望の場合は、別途ご相談ください。

### 3. RTE for WIN32の設定

『RTE for WIN32』の設定について説明します。

#### ChkRTE2.exeの起動

ユーザシステムとの接続を完了し、全ての機器の電源が投入された状態で ChkRTE2.exe を起動し、『RTE for WIN32』の環境設定を実施してください。『RTE for WIN32』の環境設定は、新規にハードウェアを設置した時に必ず1回は実施してください。

#### <RTEの設定>



#### <RTEの選択>

プロダクト一覧より、TPの下層にあるEP3-TPを指定してください。

#### <I/F-1, I/F-2の選択>

使用するホストインターフェースに合ったものをプルダウンメニューから選択して指定してください。（画面は、USB-I/Fを割り付けた場合です）

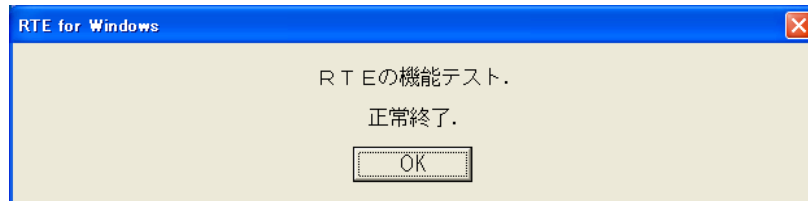
#### <ライセンス>

ボタンをクリックして、KITに添付のライセンス設定シートを見て、ライセンスの設定を行ってください。詳細は、『RTE for WIN32』のマニュアルを参照してください。



## &lt;機能テスト&gt;

機能テストは、ユーザシステムとの接続が正しく行われ、IDコードの認証がパスできる状態になっていることが必要です。RTEの設定後、画面の指示に従い機能テストを実施すると、正常終了時に下記のダイアログが表示されます。この状態になれば、デバッガからの制御が可能です。



途中でエラーになる場合は、ユーザシステムに障害があるか、JTAG-IFケーブルが正しく接続できていない可能性がありますので、それらの確認を行ってください。



**CHKRTE2.EXEの機能テストは、RTE-2000H-TPとユーザシステムが接続され、両方に電源が入っている状態で行ってください。**

## 4. 初期設定コマンド

デバッグを開始する前に、ユーザシステムのハードウェアに依存した初期設定が必要です。初期設定のためのコマンドとして以下が用意されていますので、必要に応じて、正しく設定してからご使用ください。

### MULTIデバッガを使用する場合

ターゲットウインドウ内で以下の内部コマンドを使用します。

#### ENVコマンド

- ・端子マスクの指定
- ・JTAGクロックの指定
- ・その他

#### ROMコマンド

- ・ROMのエミュレーション条件の指定

#### NC/NCDコマンド

- ・デバッガ内のキャッシュ機能領域の指定

#### NSPB/NSPBDコマンド

- ・ソフトブレーク禁止領域の指定

#### NROM/NROMDコマンド

- ・強制ユーザ領域の指定

## 5. インターフェース仕様 (PB-NEXUS-N38)

## ピン配置

Pin番号	接続信号名	入出力 (User Side)	処理 (User Side)
1	GND	---	GNDに接続
3	TCK	Input	4.7K - 10K $\Omega$ プルアップまたはプルダウン
5	TMS	Input	4.7K - 10K $\Omega$ プルアップまたはプルダウン
7	TDI	Input	4.7K - 10K $\Omega$ プルアップまたはプルダウン
9	TDO	Output	22 - 33 $\Omega$ シリーズ抵抗 (推奨)
11	MSE00	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
13	MSE01	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
15	OPEN	---	
17	MCKO	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
19	OPEN	---	
21	MDO[0]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
23	MDO[1]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
25	MDO[2]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
27	MDO[3]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
29	MDO[4]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
31	MDO[5]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
33	MDO[6]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
35	MDO[7]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
37	GND	---	GNDに接続

Pin番号	接続信号名	入出力 (User Side)	処理 (User Side)
2	GND	---	GNDに接続
4	VCC10	Output	+3.3Vの電源に直結 (電圧センス用)
6	TRST-	Input	4.7K - 50K $\Omega$ プルダウン
8	RESET-	BIDIR	CPUのRESETへ接続 (OC. 出力)
10	FLMDO	Input	4.7K - 50K $\Omega$ プルダウン
12	RDYZ (RDY-)	Output	22 - 33 $\Omega$ シリーズ抵抗 (推奨)
14	EVTO	Output	22 - 33 $\Omega$ シリーズ抵抗 (推奨)
16	EVTI	Input	4.7K - 50K $\Omega$ プルアップ
18	OPEN	---	
20	OPEN	---	
22	MDO[8]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
24	MDO[9]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
26	MDO[10]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
28	MDO[11]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
30	MDO[12]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
32	MDO[13]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
34	MDO[14]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
36	MDO[15]	Output	10 - 22 $\Omega$ シリーズ抵抗 (推奨)
38	GND	---	GNDに接続

備考： 入出力 (User Side) はユーザ基板側での方向です。

## 6. 注意事項

KIT-EP3-TPを使用するにあたり、注意して頂く事項を以下にまとめます。

### 操作上の注意

- 1) ICE本体の電源が切れている状態で、ユーザシステムの電源を入れしないでください。双方の故障の原因となります。
- 2) 当該ICEは、CPU内部のデバッグ制御回路(DCU)を外部から制御するものです。そのため以下の条件が満たされていない場合、正しく動作しません。
  - \* ユーザシステムとJTAG-IFケーブルが接続されていること。
  - \* ユーザシステムの電源が投入され、CPUが正しく動作できる状態にあること。

### ブレークポイント

- ・外部ROM領域へのブレークポイントは、EXTBRK機能を使用して実現しています。設定できるブレークポイント数は、EP-3では8ポイントまでで、この8点はソフトウェア・ブレークポイントとして扱われます。



#### MULTIデバッグ使用時の注意事項

MULTIデバッグでは暗黙的に以下でブレークポイントが使用されます。

1. ソースレベルでのStep, Next, Return, Come等の実行時：2点
2. ソースレベルでダウンロード直後の実行開始時：1点
3. syscall機能使用時：1点（常時）

ROMに配置したプログラムをデバッグする場合は、これらを含めてブレークポイントの設定数の上限を越えないように配慮する必要があります。設定数が越えた場合、以下のエラーが表示されます。

(0x89) Failure to write software breakpoint

- ・MULTIデバッグのソースウインドウ上から外部ROM領域へ設定するブレークポイントは、EXTBRK機能を使用したブレークポイントが使用されます。搭載資源以上の数のブレークポイントは設定できません。

### トレース

MULTIデバッグでトレースを行なう方法として、Multiのトレース機能(TimeMachine)を使う方法とターゲットウインドウ内でrte4win32の内部コマンドのトレースコマンドを用いる方法の2通りがあります。これらを同時に使用することはできませんので、Multiのトレース機能(TimeMachine)を使う場合は、内部コマンドでトレース関連のコマンドは使用しないでください。また、逆にターゲットウインドウ内で内部コマンドでトレースを使用する場合は、TimeMachineを無効に設定し、初期設定が残っている場合は、再設定し直してからご使用ください。

※2010年6月14日現在、TimeMachineは未対応です。

### 実行中のトレース表示

内蔵命令RAMの空間で実行するプログラムは、実行中でもトレース表示が可能です。これは、デバッグからプログラムをダウンロードする時点でPC上のメモリにプログラムの内容を写像(キャッシング)しているためです。但し、デバッグが実行中のトレース表示を禁止している場合、対応できません。

### レジスタ

次のレジスタの値は変更できません。デバッガでは見かけ上変更できるものがありますが、ICEで専有するレジスタですので、CPUには反映されません。

DBPC, DBPSW, DIR, BPAV, BPAM, BPDV, BPD, DBWR

### HALT命令

HALT命令でブレークした場合、ブレーク時のアドレスは、HALT命令の次の命令の先頭アドレスになります。

### その他

- ・製品にリリース・ノート等が添付されている場合は必ずそれらも参照ください。

## 付録. A トレース機能の詳細

リアルタイムトレース機能について説明します。

### トレースの概要

リアルタイムトレースは、CPUおよびDMAから出力された実行内容（トレースデータ）を、実行ごとにICE内のトレースバッファに書き込みます。この内容は、「trace」コマンドで見ることができます。

トレースデータの取り込みは、トレースモード、トレース開始条件、トリガ条件、セクション条件、クォリファイ条件などの設定によって指定できます。トレースデータ取り込みの流れについては、図 1、図 2を参照してください。

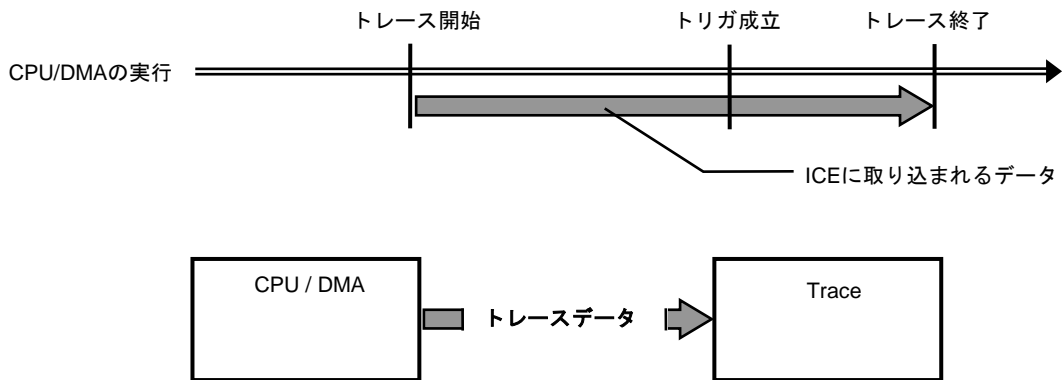


図 1 トレースデータ取り込みの流れ

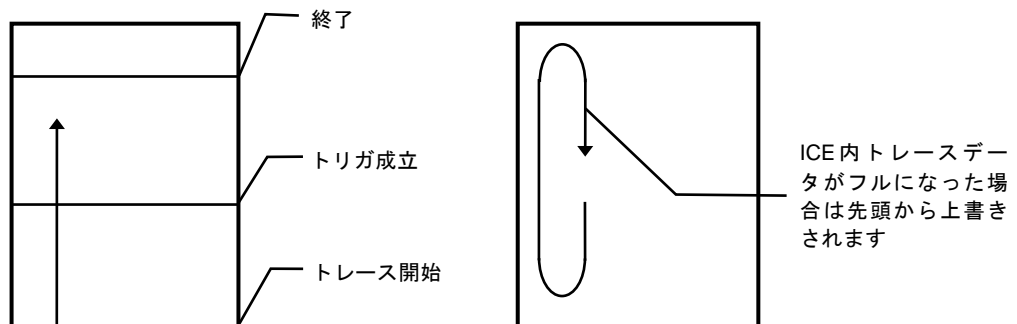


図 2 ICE内のトレースデータ

ディレイカウント

ディレイカウントは、トリガ成立後に取り込むサイクル数です(図 3)。サイクル数は、CPUの実行内容により異なります。1サイクルが1実行単位ではありません。

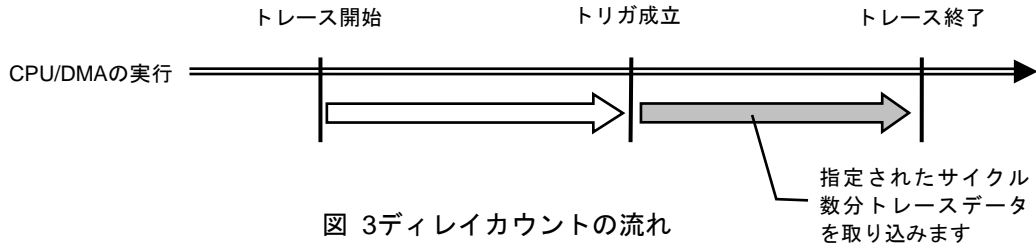


図 3ディレイカウントの流れ

トレースの実行モード

リアルタイム・モードは、CPU/DMAの実行を優先してトレースデータを取り込むモードです。CPU内のトレースバッファ(FIFO)がフルになった場合、トレースデータの取りこぼしが発生することがあります(図 4)

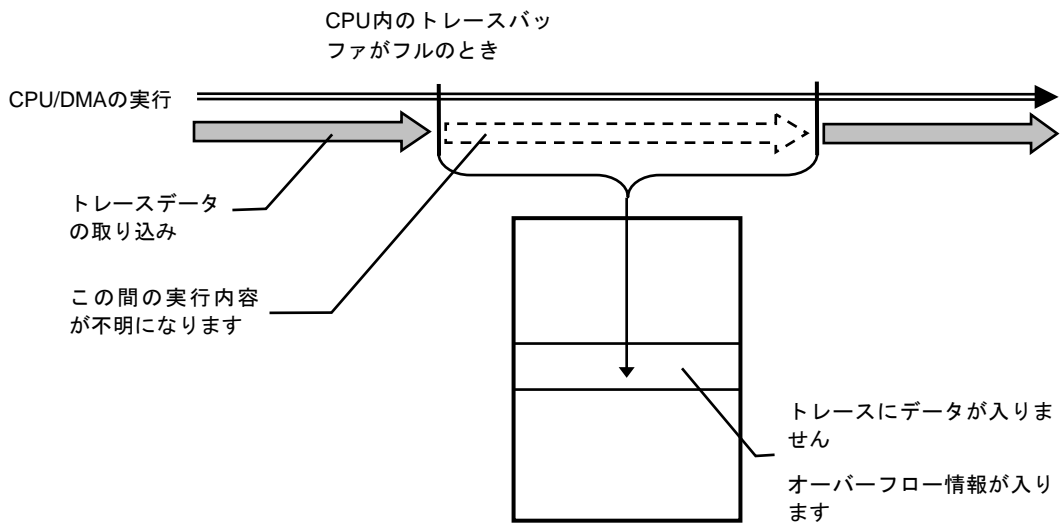


図 4 リアルタイム・モード

非リアルタイム・モードは、トレースデータの取りこぼしがないようにするモードです。このモードでは、CPU内のトレースバッファ (FIFO) がフルになった場合、CPU/DMAの実行を一時停止し、その後自動的に再開します (図 5)。

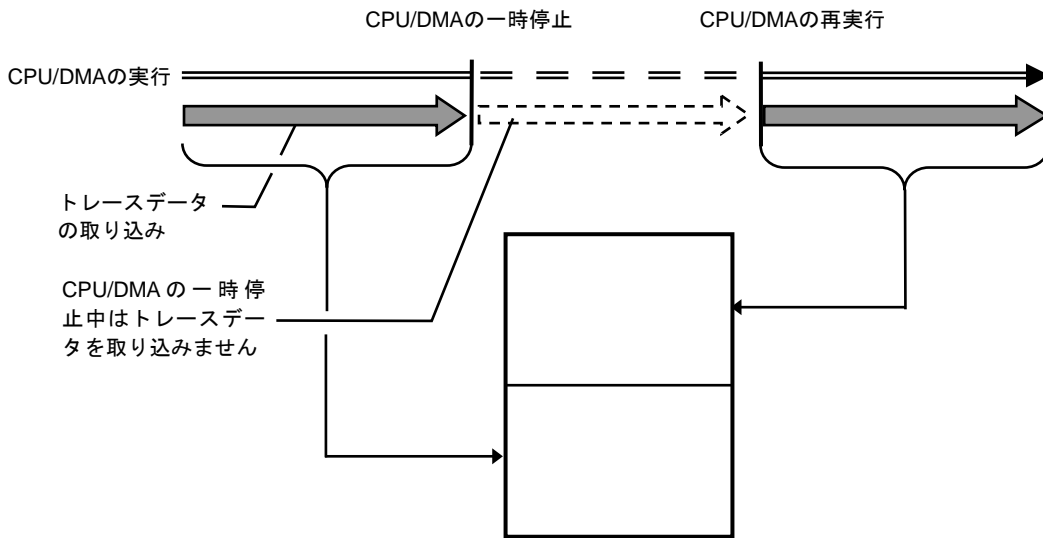


図 5 非リアルタイム・モード

#### サブスイッチ、セクション、クオリファイ

サブスイッチは、セクション条件の成立状態とクオリファイ条件の成立状態のandまたは、orの組み合わせによる状態をいい (tenv [subor|suband]、dmatenv [subor|suband]により設定)、成立の状態をon、不成立の状態をoffと定め、このon/offそれぞれの状態で、トレースに取り込むサイクルを指定することができます (sswon/dmasswon, sswoff/dmasswoffコマンド)。通常、sswon/dmasswonに取り込みたいサイクルを指定し、sswoff/dmasswoffに何も取り込まない設定をすることで、このサブスイッチのon/offの状態がトレースの開始と停止に対応します。(sswon/dmasswon, sswoff/dmasswoffコマンドの初期値はこのようになっています。これ以降この設定になっていることを前提で説明します)

セクションは、tsp1/2, dmatsp1/2コマンドと evt secon/secoff, dmaevt secon/secoffの条件で指定できます。tsp1, dmatsp1, seconがセクションの成立条件 (on)、tsp2, dmatsp2, secoffが非成立条件 (off) となります。

クオリファイ条件は、evt/dmaevtコマンドで qualifyに指定したイベントの条件成立がそのままクオリファイの成立となります。

サブスイッチに用いるそれらの条件はsswon/dmasswon, sswoff/dmasswoffコマンドで選択します。

#### トレースの開始

トレースの取り込みを開始するには、強制的に開始する方法 (tron force) と、セクションとクオリファイの設定に基づく、サブスイッチの状態で行う方法があります。(図 6)

サブスイッチによる取り込み条件の設定は、sswon/dmasswon, sswoff/dmasswoffで指定します。通常、sswon/dmasswonに取り込みたいサイクルを指定し、sswoff/dmasswoffに何も取り込



まない設定をすることで、サブスイッチがonの状態ですレーズを取り込み、サブスイッチがoffの状態ですレーズを取り込みを停止することができます。

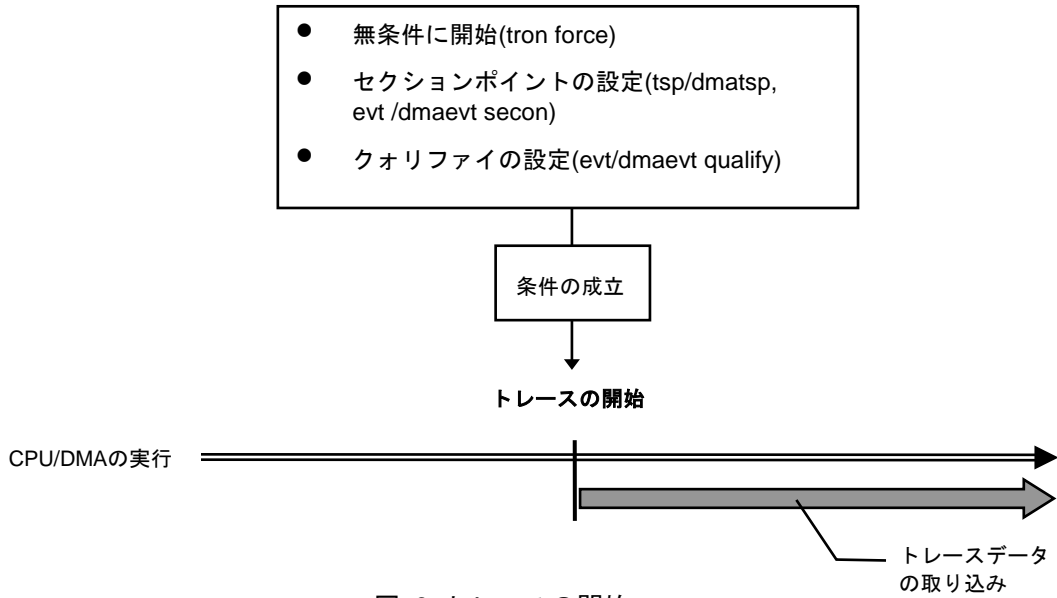


図 6 トレーズの開始

トリガ条件

ディレイカウンツの起点となる条件です(図 7)。トリガ条件を設定することにより、条件前後の実行内容を見ることができます。

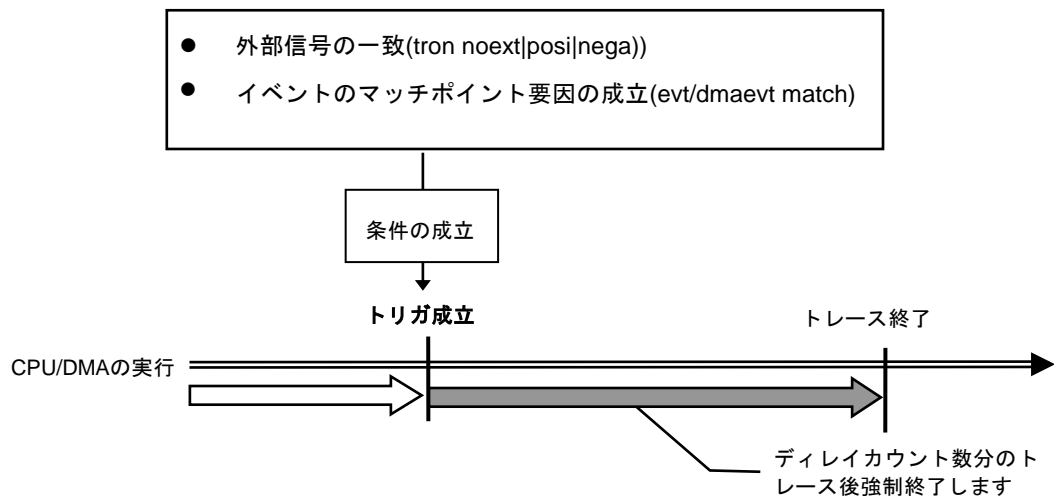


図 7 トリガ条件

トレースの停止

トレースの取り込みを停止するには、セクションとクオリファイの設定に基づく、サブスイッチの状態で行います。(図 8)

サブスイッチによる取り込み条件の設定は、sswon/dmasswon, sswoff/dmasswoffで指定します。通常、sswon/dmasswonに取り込みたいサイクルを指定し、sswoff/dmasswoffに何も取り込まない設定をすることで、サブスイッチがonの状態ではトレースを取り込み、サブスイッチがoffの状態ではトレースの取り込みを停止することができます。

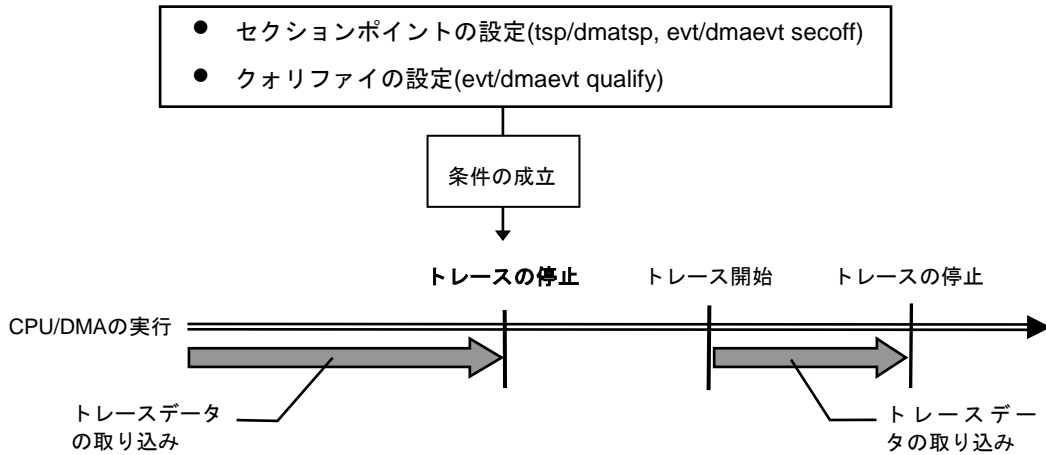


図 8 トレースの停止

トレースの終了

トレースの終了時は、以降のトレースデータの取り込みをしません。停止条件とは違い、再度トレースを開始することはありません(図 9)。

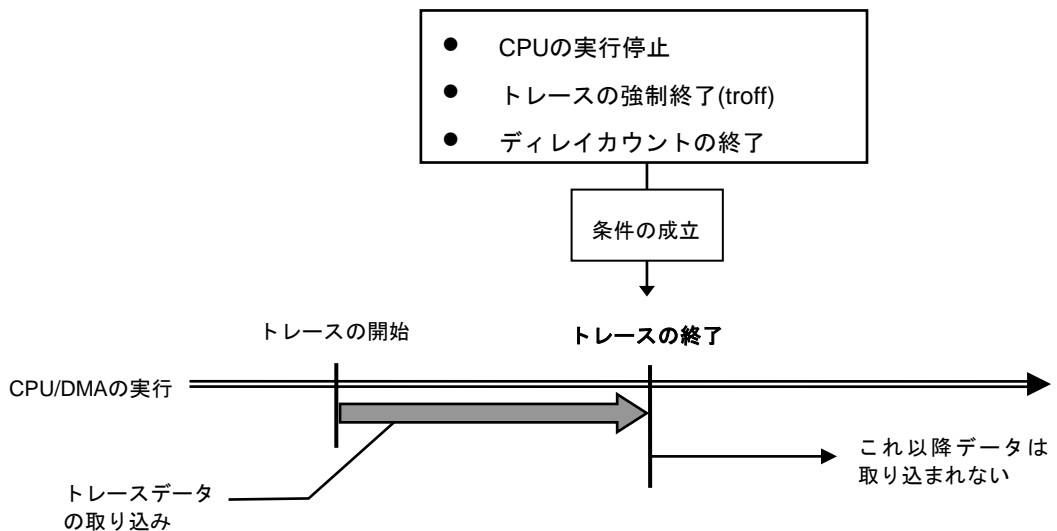


図 9 トレースの終了

### 強制ディレイモード

強制ディレイモードは、トレース開始後、指定されたディレイカウント(サイクル数)分取り込んだ時点で強制的にトレースを終了します。このモード中はトリガ条件を無視します(図10)。

この場合のトレース開始は、CPU/DMAの実行開始です。

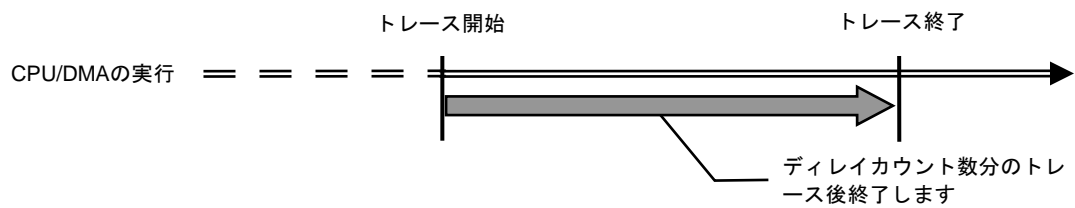


図 10 強制ディレイモード